

Elektrotehnički fakultet / Elektronika telekomunikacije i računari / PROJEKTONANJE VLSI KOLA

Naziv predmeta:	PROJEKTONANJE VLSI KOLA			
Šifra predmeta	Status predmeta	Semestar	Broj ECTS kredita	Fond časova (P+V+L)
5164	Obavezan	1	6	3+1+0
Studijski programi za koje se organizuje	Elektronika telekomunikacije i računari			
Uslovljenost drugim predmetima	Nema uslova za prijavljivanje i slušanje predmeta.			
Ciljevi izučavanja predmeta	Studenti se upoznaju sa osnovnim elementima projektovanja kola vrlo visokog stepena integracije: osnovne aktivne elektronske komponente, CMOS invertor, bilateralni CMOS prekidač, planarni proces, procjena R, C, i L parametara, dinamička karakterizacija kola, digitalna integrisana kola, analogna integrisana kola.			
Ishodi učenja	Nakon što student položi ovaj ispit, biće u mogućnosti da: 1. Navede i objasni: vrste podloga, tehnologije izrade, tehnike izrade, stepen integracije i metodologije projektovanja poluprovodničkih integrisanih kola. 2. Izvrši detaljnu analizu CMOS invertora i bilateralnog CMOS prekidača. 3. Izvrši procjenu otpornosti, kapacitivnosti i induktivnosti aktivnih i pasivnih komponenti u poluprovodničkim integrisanim tehnologijama. 4. Modeluje i analizira provodne i poluprovodne linije kao raspodjeljene RC parametre. 5. Objasni princip pobuđivanja velikih kapacitivnosti. 6. Navede i objasni dinamičke karakteristike i procijeni disipaciju snage u poluprovodničkim integrisanim kolima. 7. Izvrši sintezu digitalnih elektronskih kola koja obavljaju logičke operacije. 8. Izvrši DC, AC i vremensku analizu elektronskih kola koristeći simulator.			
Ime i prezime nastavnika i saradnika	Prof. dr Nikša Tadić - nastavnik, dr Milena Erceg -saradnik.			
Metod nastave i savladanja gradiva	Predavanja, računske vježbe i laboratorijske vježbe. Učenje i konsultacije.			
Plan i program rada				
Pripremne nedjelje	Priprema i upis semestra			
I nedjelja, pred.	Uvod: vrsta podloga, tehnologije izrade, tehnike izrade, stepen integracije, metodologije projektovanja			
I nedjelja, vježbe	Upoznavanje sa softverom za projektovanje integrisanih kola			
II nedjelja, pred.	MOSFET, BJT			
II nedjelja, vježbe	MOSFET kao pojačavač			
III nedjelja, pred.	CMOS invertor			
III nedjelja, vježbe	DC prenosna karakteristika i odziv u vremenskom domenu CMOS invertora			
IV nedjelja, pred.	Bilateralni CMOS prekidač			
IV nedjelja, vježbe	Odziv u vremenskom domenu bilateralnog CMOS prekidača			
V nedjelja, pred.	Planarni proces			
V nedjelja, vježbe	Video prikaz formiranja monokristalne pločice Czochralski metodom			
VI nedjelja, pred.	Kolokvijum			
VI nedjelja, vježbe	Kolokvijum			
VII nedjelja, pred.	Procjena otpornosti, kapacitivnosti i induktivnosti			
VII nedjelja, vježbe	Zavisnost frekventnog odziva pojačavača sa zajedničkim sorsom od dimenzija MOSFET-a			
VIII nedjelja, pred.	Raspodijeljeni RC parametri			
VIII nedjelja, vježbe	Smanjenje vremena kašnjenja u dugim provodnim i poluprovodnim linijama			
IX nedjelja, pred.	Pobuđivanje velikih kapacitivnosti digitalnih sistema			
IX nedjelja, vježbe	Pobuđivanje velikih kapacitivnosti digitalnih sistema			
X nedjelja, pred.	Dinamičke karakteristike			
X nedjelja, vježbe	DC analiza dvostepenog CMOS operacionog pojačavača			
XI nedjelja, pred.	Disipacija snage			
XI nedjelja, vježbe	AC analiza i odziv u vremenskom domenu dvostepenog CMOS operacionog pojačavača			

XII nedjelja, pred.	Digitalna CMOS kola, I dio					
XII nedjelja, vježbe	Realizacija kombinacionih kola primjenom domino logika					
XIII nedjelja, pred.	Digitalna CMOS kola, II dio					
XIII nedjelja, vježbe	CMOS D flip-flop					
XIV nedjelja, pred.	Analogna CMOS kola, I dio					
XIV nedjelja, vježbe	DC analiza strujnog prenosnika II generacije					
XV nedjelja, pred.	Analogna CMOS kola, II dio					
XV nedjelja, vježbe	AC analiza i odziv u vremenskom domenu strujnog prenosnika II generacije					
Opterećenje studenta	Nedjeljno: 3P+1V+0.5L + 3 sata i 30 minuta samostalnog rada, uključujući konsultacije.					
Nedjeljno			U toku semestra			
6 kredita x 40/30=8 sati i 0 minuta 3 sat(a) teorijskog predavanja 0 sat(a) praktičnog predavanja 1 vježbi 4 sat(a) i 0 minuta samostalnog rada, uključujući i konsultacije			Nastava i završni ispit: 8 sati i 0 minuta x 16 =128 sati i 0 minuta Neophodna priprema prije početka semestra (administracija, upis, ovjera): 8 sati i 0 minuta x 2 =16 sati i 0 minuta Ukupno opterećenje za predmet: 6 x 30=180 sati Dopunski rad za pripremu ispita u popravnom ispitnom roku, uključujući i polaganje popravnog ispita od 0 do 30 sati (preostalo vrijeme od prve dvije stavke do ukupnog opterećenja za predmet) 36 sati i 0 minuta Struktura opterećenja: 128 sati i 0 minuta (nastava), 16 sati i 0 minuta (priprema), 36 sati i 0 minuta (dopunski rad)			
Obaveze studenta u toku nastave			Studenti su obavezni da pohađaju nastavu i vježbe.			
Konsultacije			Konsultacije sa predmetnim nastavnikom i saradnikom tokom prvih 15 nedjelja semestra.			
Literatura			Skripta: N. Tadić, Projektovanje VLSI kola			
Oblici provjere znanja i ocjenjivanje			Kolokvijum se ocjenjuje sa 50 poena, i završni ispit sa 50 poena.			
Posebne naznake za predmet						
Napomena						
Ocjena:	F	E	D	C	B	A
Broj poena	manje od 50 poena	više ili jednako 50 poena i manje od 60 poena	više ili jednako 60 poena i manje od 70 poena	više ili jednako 70 poena i manje od 80 poena	više ili jednako 80 poena i manje od 90 poena	više ili jednako 90 poena