### UNIVERZITET CRNE GORE ELEKTROTEHNIČKI FAKULTET PODGORICA

BSc Matija Barjaktarović

# KONVERTOR KVADRATNOG KORIJENA STRUJE U FREKVENCIJU SA KOLOM ZA KORJENOVANJE NA BAZI TRANSLINEARNE PETLJE SA BIPOLARNIM TRANZISTORIMA

-MASTER RAD-

Podgorica, 2024. godine

### PODACI I INFORMACIJE O MAGISTRANDU

Ime i prezime: Matija Barjaktarović Datum i mjesto rođenja: 03.07.1998. godine, Berane, Crna Gora Naziv završenog osnovnog studijskog programa i godina diplomiranja: Elektronika, telekomunikacije i računari, 2020.

#### **INFORMACIJE O MASTER RADU**

Elektrotehnički fakultet Podgorica Postdiplomske master akademske studije Smjer: Elektronika

**Naslov rada:** Konvertor kvadratnog korijena struje u frekvenciju sa kolom za korjenovanje na bazi translinearne petlje sa bipolarnim tranzistorima

#### **OCJENA I ODBRANA MASTER RADA**

Datum prijave master rada: 03.10.2023.

Datum sjednice Vijeća univerzitetske jedinice na kojoj je prihvaćena tema: 21.12.2023.

Komisija za ocjenu/odbranu rada:

**Prof. dr Nikša Tadić, predsjednik** Univerzitet Crne Gore Elektrotehnički fakultet Podgorica

**Doc. dr Milena Erceg, mentor** Univerzitet Crne Gore Elektrotehnički fakultet Podgorica

**Prof. dr Milutin Radonjić, član** Univerzitet Crne Gore Elektrotehnički fakultet Podgorica

Datum odbrane: Datum promocije: Ime i prezime autora: Matija Barjaktarović

### ETIČKA IZJAVA

U skladu sa članom 22 Zakona o akademskom integritetu i članom 18 Pravila studiranja na master studijama, pod krivičnom i materijalnom odgovornošću, izjavljujem da je master rad pod naslovom:

"Konvertor kvadratnog korijena struje u frekvenciju sa kolom za korjenovanje na bazi translinearne petlje sa bipolarnim tranzistorima"

moje originalno djelo.

U Podgorici, dana 06.05.2024.

Podnosilac izjave: Matija Barjaktarović, BSc

Neizmjernu zahvalnost dugujem svojoj mentorki doc.dr Mileni Erceg na stečenom znanju, pruženoj pomoći i posvećenosti u izradi ovog master rada, kao i na uticaju na moj razvoj, kako na profesionalnom tako i na ličnom planu. Njeno znanje predstavlja svakodnevnu inspiraciju za dalje usavršavanje.

Posebno moram da se zahvalim i prof. dr Nikši Tadiću na ukazanom povjerenju, savjetima i pruženom znanju u toku mog školovanja.

Najveću zahvalnost dugujem i mojoj majci Svetlani i sestri Hristini na konstantnoj podršci. Ovaj master rad je posvećen mom ocu Mileti, koji je postavio temelje mog obrazovanja.

"Gram pravde teži tovar sile"

### Apstrakt

U ovom master radu predstavljeno je rješenje konvertora kvadratnog korijena struje u učestanost na bazi translinearne petlje sa bipolarnim tranzistorima. Konvertor kvadratnog korijena struje u učestanost sadrži kolo za kvadratno korjenovanje ulazne struje i konvertor struje u učestanost asinhronog tipa. Kolo za kvadratno korjenovanje struje bazira se na translinearnom principu. U cilju postizanja veće tačnosti sistema, osnovna translinearna petlja je modifikovana na način što je implementirano i kolo za eliminaciju uticaja baznih struja bipolarnih tranzistora.

Sistem je namijenjen za linearizaciju prenosne karakteristike mjernih sistema kod kojih je mjerena veličina proporcionalna kvadratnom korijenu električne veličine na izlazu senzora. Predloženi sistem realizovan je u diskretnoj tehnici sa naponom napajanja od 3 V i eksperimentalno je valorizovan. Izmjerna relativna greška predloženog rješenja za opseg ulaznih struja od 2  $\mu$ A do 500  $\mu$ A (za optimalno odabrane parametre kola) je manja od 1 %, što znači da se rješenje može uspješno koristiti pri malim vrijednostima ulazne struje (sa izlaza senzora). Analitički i kroz odgovarajuće simulacije potvrđena je i temperaturna stabilnost predloženog rješenja. Osjetljivost kola je moguće mijenjati, a maksimalna izmjerena vrijednost osjetljivosti je 22.5 kHz /  $\sqrt{mA}$ .

Kako je informacija o mjerenoj veličini sadržana u frekvenciji izlaznog napona kvadratnog talasnog oblika, predloženi pristup odlikuje manja osjetljivost na šum i interferenciju, jednostavnost prenosa izlaznog signala, kao i mogućnost direktnog očitavnja rezultata mjerenja sa visokom tačnošću.

**Ključne riječi:** translinearni princip, konvertor struje (napona) u učestanost, konvertor kvadratnog korijena struje (napona) u učestanost, translinearna petlja, analogno kolo za kvadratno korjenovanje struje.

### Abstract

In this master thesis, a solution for a square root current-to-frequency converter based on a translinear loop with bipolar transistors is presented. The square-rooting current-tofrequency converter consists of an input current square-rooting circuit and asynchronous current-to-frequency converter. The current square-rooting circuit is based on the translinear principle. To achieve high system accuracy, a basic translinear loop has been modified by implementing a circuit to eliminate the effects of base currents of bipolar transistors.

The system is intended for linearizing the transfer characteristics of measurement systems where the measured quantity is proportional to the square root of an electrical quantity at the sensor's output. The proposed system is implemented with discrete components with a power supply of 3 V and has been experimentally validated. The measured relative error is below 1% for the input current range of 2  $\mu$ A to 500  $\mu$ A (with optimal circuit parameters), making this interface circuit applicable for low sensor output currents. The temperature stability of the proposed solution is confirmed analytically and in software simulations. Circuit sensitivity is variable, with a maximum sensitivity of 22.5 kHz /  $\sqrt{mA}$ .

Since the information about the measured quantity is contained in the frequency of the square wave output voltage, the proposed approach is characterized by lower noise sensitivity and interference, simplicity of transition of output signal and direct read-out of measured results with high accuracy.

**Keywords:** translinear principle, current (voltage) to frequency converter, square-rooting current (voltage) to frequency converter, translinear loop, analog current square-rooting circuit.

# Sadržaj

POGLAVLJE 1. POGLAVLJE 2. FREKVENCIJU		UVOD PREGLED POSTOJEĆIH RJEŠENJA KONVERTORA KVADRATNOG KORIJENA STRUJE U		
				POGLAV
PETLJE S	A BIPOLA	RNIM TRANZISTORIMA	35	
3.1	TRANSLI	NEARNI PRINCIP		
3.2	Kolo za	KVADRATNO KORJENOVANJE STRUJE BAZIRANO NA TRANSLINEARNOJ PETLIJ SA	BIPOLARNIM TRANZISTORIMA SA	
REDUK	OVANIM UT	ICAJEM BAZNIH STRUJA		
3.3	KONVER	FOR KVADRATNOG KORIJENA STRUJE U FREKVENCIJU	40	
3.4	ANALIZA	GREŠKE	45	
3.5	TEMPER	TEMPERATURNA STABILNOST		
POGLAV	LJE 4.	REZULTATI SIMULACIJA I EKSPERIMENTALNI REZULTATI	48	
4.1	Rezulta	ITI SIMULACIJA		
4.2	MEASUR	EMENT SETUP	52	
4.3	Rezulta	ITI MJERENJA	57	
4.4	UPORED	NA ANALIZA	68	
POGLAV	LJE 5.	ZAKLJUČAK	70	
DODATA	K – FOTC	IGRAFIJE PROTOTIPA KONVERTORA KVADRATNOG KORIJENA STI	RUJE U UČESTANOST NA	
BAZI TRA	ANSLINEA	RNE PETLJE SA BIPOLARNIM TRANZISTORIMA	72	
LITERAT	URA		74	

### Poglavlje 1. Uvod

Svaki mjerni sistem sadrži odgovarajuće interfejsno kolo za kondicioniranje signala preuzetog sa senzora. Zadatak kola za kondicioniranje signala jeste da signal sa izlaza senzora prilagodi ostatku sistema. U okviru ovog dijela sistema u osnovi se vrši pojačavnje i filtriranje signala sa izlaza senzora, kao i analogno-digitalna konverzija. Standardna realizacija ovog kola podrazumijeva upotrebu konvencionalnih analogno-digitalnih konvertora za pretvaranje analognog signala sa izlaza pojačavača u digitalni signal. Pokazuje se da su, u aplikacijama sa mikrokontrolerima, vrlo pogodni tzv. kvazi-digitalni konvertori tj. konvertori struje i napona u učestanost. Konvertori napona i struje u učestanost imaju jedan serijski izlaz, gdje je informacija sadržana u frekvenciji (vremenskom intervalu) signala na izlazu koji ima kvadratni talasni oblik. Ovi konvertori imaju nekoliko prednosti u odnosu na konvencionalne analogno-digitalne konvertore: kompaktniji su i jednostavniji za realizaciju, na izlazu postoji samo jedna komunikaciona linija i nije potrebna sinhronizacija sa ostatkom sistema, što je veoma važno zbog ograničenog broja digitalnih portova na mikrokontroleru, imaju manju potrošnju od standardnih analogno-digitalnih konvertora sličnih performansi i imuni su na šum i interferentne smetnje [1]. Osim toga, kako je izlazna veličina frekvencija (vremenski interval), moguće je ostvariti visok stepen tačnosti sistema. Navedene prednosti čine ovakva interfejsna kola pogodnim za upotrebu u aplikacijama baziranim na mikrokontrolerima, ali i u sklopu mjernih sistema na čipu.

Konvertori struje (i napona) u učestanost na svom izlazu imaju signal čija frekvencija zavisi od ulazne veličine (napona ili struje). Zavisnost izlazne frekvencije od ulazne veličine, kod ovih konvertora, može biti linearna, ali je moguće realizovati i konvertore sa nelinearnim prenosnim karakteristikama. Konvertori sa nelinearnim prenosnim karakteristikama su vrlo pogodni za linearizaciju izlaza senzora [3]. Postupci mjerenja protoka fluida u industriji se najčešće zasnivaju na mjerenju diferencijalnog pritiska, gdje je mjereni protok proporcionalan kvadratnom korijenu razlike pritiska, pa se korišćenjem konvertora kvadratnog korijena električne veličine u frekvenciju jednostavno ostvaruje linearna zavisnost između izlazne veličine i mjerene veličine [4]. Linearizacija prenosne karakteristike

mjernog sistema eliminiše i potrebu za daljom digitalnom obradom signala. Naime, upotrebom jednostavnog brojača može se izvršiti mjerenje frekvencije izlaznog signala, čime bi se izbjegla potreba za korišćenjem mikrokontrolera, što ova kola čini pogodnim za integraciju.

Konvertor kvadratnog korijena struje u frekvenciju sa kolom za korjenovanje na bazi translinearne petlje sa bipolarnim tranzistorima, predstavlja temu ovog master rada. Translinearni princip je poznat od sredine dvadesetog vijeka i koristi se za realizaciju različitih kompleksnih matematičkih funkcija sa malim brojem tranzistora. Ovaj princip za realizaciju funkcija se bazira na strujnom procesiranju i koristi eksponencijalnu prenosnu bipolarnih tranzistora što za posljedicu ima linearnu zavisnost karakteristiku transkonduktanse bipolarnog tranzistora od kolektorske struje (otuda i potiče termin translinearno). Inače, prva primjena translinearnog principa odnosi se na vertikalni pojačavač Tektronix ociloskopa koji je realizovan 1967. godine i čiji frekventni opseg je iznosio 500 MHz, iako je sam termin uveden 1975. godine, [5]. Eksponencijalna prenosna karakteristika bipolaranih tranzistora uslovljava mali swing napona baza-emitor, što donosi brojne prednosti kao što su veća brzina operacije (punjenje i pražnjenje kapacitivnosti spojeva je brzo zbog malih promjena napona na spoju), bolji slew rate i mogućnost redukovanja napona napajanja [5]. Na bazi translinearnog principa, realizovana je kvadratno-korijenska zavisnost izlazne i ulazne struje.

Sprovedena je eksperimentalna valorizacija predloženog dizajna mjerenjem performansi na prototipu realizovanom u diskretnoj tehnici. Prototip je realizovan lemljenjem diskretnih pasivnih i aktivnih elektronskih komponenti na štampanu razvojnu ploču i njihovim povezivanjem pomoću odgovarajućih metalizacija. Kompletan konvertor se napaja unipolarnim (*single-supply*) napajanjem od 3 V, što je u skladu sa težnjom za sniženjem napona napajanja svih elektronskih sklopova. Snižavanje napona napajanja je jako bitno i kod sistema koji se napajaju baterijama, kako bi se smanjila potrošnja sistema i produžio vijek baterije. Relativna greška i greška linearnosti su vrlo važni parametri za ocjenu interfejsnih kola. Kod predloženog dizajna, greška je manja od 0.5 % za opseg struja od 10  $\mu$ A do 500  $\mu$ A, dok je za opseg malih struja od 2  $\mu$ A do 10  $\mu$ A (za osmi izlaz brojača, tj N=128) relativna greška ispod 1 %. Mogućnost mjerenja veoma malih struja sa prihvatljivom relativnom greškom je bitna u određenim aplikacijama [6]. Predloženi dizajn konvertora kvadratnog korijena struje u frekvenciju obezbjeđuje i dobru temperaturnu stabilnost (u smislu zavisnosti izlazne frekvencije od promjena temperature), što je pogotovo bitno u

industrijskim primjenama, gdje su promjene temperature vrlo izražene. Predloženi dizajn obezbjeđuje i zadovoljavajuću osjetljivost, što znači da za malu promjenom struje na ulazu, postoji značajna promjena frekvencije na izlazu. Osjetljivost predloženog konvertora kvadratnog korijena struje u frekvenciju, za optimalno odabrane parametre kola je 22.5 kHz / √mA. Ovakav konvertor kvadratnog korijena struje u frekvenciju može predstavljati univerzalno interfejsno kolo za senzore gdje je mjerena veličina proporcionalna kvadratnom korijenu električne veličine [7].

Master rad se sastoji od šest poglavlja. U prvom poglavlju su data uvodna razmatranja. U drugom poglavlju je izvršen pregled postojećih rješenja, sa izvedenim matematičkim modelima, a sprovedena je i odgovarajuća analiza njihovih performansi. U trećem poglavlju je predstavljeno rješenje konvertora kvadratnog korijena struje u frekvenciju na bazi translinearne petlje sa bipolarnim tranzistorima. Detaljno su analizirani odgovarajući matematički modeli. Predstavljen je princip rada cjelokupnog sistema, kao i pojedinih funkcionalnih blokova dizajna, a priložene su i detaljne električne šeme. U okviru ovog poglavlja analiziran je i uticaj temperature na stabilnost frekvencije signala na izlazu kola. U četvrtom poglavlju su dati rezultati na nivou simulacija kao i eksperimentalni rezultati uz specifikaciju komponenti korišćenih prilikom realizacije prototipa kola. Specificirana je i mjerna oprema koja je korišćena. U okviru dodatka date su fotografije razvijenog prototipa i odgovarajuće mjerne opreme. U poslednjem, šestom poglavlju, dat je pregled literature korišćene u radu.

## Poglavlje 2. Pregled postojećih rješenja konvertora kvadratnog korijena struje u frekvenciju

Konvertori napona i struje u frekvenciju su po definiciji oscilatori prvog reda [1]. Klasifikacija oscilatora, prema [2], odrađena je po rasporedu polova prenosne karakteristike vremenske reference. Oscilatori izlazni, periodični signal generišu na osnovu veličine na ulazu koja ima konstantnu vrijednost. Vrijeme se ne može direktno mjeriti, već indirektno preko veličine koja ima poznatu i definisanu zavisnost od vremena. Blok koji generiše ovu veličinu označava se kao vremenska referenca [2].

Mnoge osobine oscilatora zavise od korišćene vremenske reference. Vremenske reference mogu biti linearne i nelinearne. Nelinearne vremenske reference su jako komplikovane. Linearni sistemi i linearne vremenske reference se opisuju nulama i polovima prenosne karakteristike. Na osnovu polova prenosne karakteristike se procjenjuju i karakteristike vremenske reference, od kojih zavise karakteristike i performanse oscilatora [2]. Karakteristike oscilatora, pored rasporeda polova, zavise i od načina na koji se energija predaje sistemu.

Oscilatori prvog reda su oscilatori koji u prenosnoj karakteristici vremenske reference imaju samo jedan pol [2]. Kada se ova referenca pobudi konstantom, na izlazu se dobija vremenski zavisan signal. Vrijeme se ne mjeri direktno ostalom elektronikom, već indirektno, jer je vremenska informacija sadržana u amplitudi signala na izlazu vremenske reference. Jedan pol ovakve vremenske reference se nalazi na realnoj osi kompleksne ravni. Ovaj pol se može naći u lijevoj, desnoj poluravni ili u koordinatnom početku kompleksne ravni, što je prikazano na slici 1.

U idealnom slučaju, kod oscilatora prvog reda, zavisnost između izlaznog signala naponske reference i vremena je linearna. Ovakav izlazni signal, tj. ovakva vremenska referenca može se konstruisati pomoću integratora. Kod idealnog integratora važi:

$$V_0(t) = \int_0^t \alpha dt \tag{1}$$

11



Slika 1: Pozicija pola i signal sa vremenskom informacijom

Veličina  $\alpha$  u jednačini (1) predstavlja konstantu vrijednost ulazne veličine. Na osnovu prethodnih razmatranja, može se kreirati jednostavni oscilator.



Slika 2: Ekstrakcija vremenske informacije u oscilatoru prvog reda

Na slici 2 je prikazan princip rada jednostavnog oscilatora čija vremenska referenca ima jedan pol u prenosnoj karakteristici. Vremenska referenca pobuđena je konstantom i na izlazu reference se dobija signal koji ima oblik rampe. U nivou rampe je sadržana vremenska informacija. Da bi se izvršila ekstrakcija vremenske informacije, potrebno je porediti vrijednost izlaza vremenske reference sa unaprijed definisanim nivoima. Ovakav sistem,

ipak, nije moguće praktično realizovati zbog neograničenog rasta rampa funkcije na izlazu. Iz prethodno navedenog razloga, obično se poređenje vrši uz pomoć komparatora, pri čemu se uvodi neka vrsta povratne sprege, koja obezbjeđuje smanjivanje nivoa signala na izlazu [2]. Ako se pretpostavi da je integrator realizovan pomoću kondenzatora, onda bi ovaj proces odgovarao periodima punjenja i pražnjenja kondenzatora.

Svi konvertori napona i struje u frekvenciju se baziraju na prethodno objašnjenom principu. Na izlazu se dobija analogni frekvencijski kodiran signal, čija je frekvencija direktno proporcionalna ulaznoj veličini [2]. Konvertori napona i konvertori struje u frekvenciju imaju istu arhitekturu. Naime, konvertor napona u frekvenciju se može realizovati pomoću konvertora struje u frekvenciju pri čemu je najprije potrebno izvršiti konverziju napona u struju. Slijedi da razmatranja za jedan tip konvertora važe i za drugi. Najvažniji parametri kojima se karakterizuju konvertori napona (struje) u frekvenciju su prikazani na slici 3. Prikazan je grafik zavisnosti normalizovane frekvencije od normalizovane struje na ulazu konvertora (može biti i napon u slučaju konvertora napona u frekvenciju).



Slika 3: Normalizovana karakteristika idealnog i eksperimentalno dobijenog konvertora struje u učestanost, [1]

Parametri kojima se karakterizuju konvertori napona i struje u učestanost su [1]:

- Ulazni opseg opseg vrijednosti ulazne veličine [I<sub>INmin</sub>, I<sub>INmax</sub>] (ili [V<sub>INmin</sub>, V<sub>INmax</sub>]), u kom se izlazna veličina mijenja linearno sa promjenom ulazne veličine
- Izlazni opseg opseg vrijednosti frekvencija izlaznog signala [ $f_{omin}, f_{omax}$ ], u kom je karakteristika konvertora struje (ili napona) u frekvenciju linearna

- Osjetljivost promjena frekvencije izlaznog signala sa promjenom vrijednosti ulazne veličine (napona ili struje). Ovo znači da se može izraziti i kao izvod frekvencije izlaznog signala po ulaznoj veličini df<sub>o</sub>/dI<sub>IN</sub> za konvertor struje u frekvenciju, odnosno, df<sub>o</sub>/dV<sub>IN</sub> za konvertor napona u frekvenciju)
- Relativna greška odstupanje eksperimentalno dobijene frekvencije izlaznog signala od teorijske ili idealne vrijednosti. Izražava se u procentima.
- Greška linearnosti maksimalna devijacija od specificirane prave linije najčešće dobijene metodom najmanjih kvadrata. Obično se izražava kao (1 R<sup>2</sup>), gdje je R<sup>2</sup> regresioni koeficijent. Izražava se u procentima.
- Greška offset-a vrijednost frekvencije koja se dodaje čitavom opsegu frekvencija izlaznog signala. Računa se kao odstupanje minimalne vrijednosti frekvencije signala na izlazu konvertora od minimalne vrijednosti frekvencije koja se dobija po modelu. Može se izražavati kao apsolutna vrijednost u hercima ili u procentima.

U [1] je data podjela i princip funkcionisanja često korišćenih konvertora struje (napona) u frekvenciju:

- Multivibratorski konvertori struje u frekvenciju
- Charge-balance konvertori struje u frekvenciju

Multivibratorski konvertori struje u frekvenciju sastoje se od bidirekcionog integratora struje i kontrolne logike [1]. Blok dijagram i tipična konfiguracija multivibratorskog konvertora struje u frekvenciju prikazani su na slici 4.



Slika 4: Blok dijagram i uobičajena konfiguracija multivibratorskog konvertora struje u frekvenciju

Kontrolna logika definiše gornji i donji prag, kojima se kontroliše *swing* napona na integracionom kondenzatoru. Kao kontrolna logika se obično koristi komparator sa histerezisom (kao *Schmitt-ov trigger*). Bidirekcioni integrator struje ima i ulogu usmjeravanja ulazne struje u integracioni kondenzator u ciklusima punjenja, odnosno pražnjenja. Kod ovakvih konvertora struje u frekvenciju, periodi punjenja i pražnjenja integracionog kondenzatora jednako traju, pa se na izlazu dobija pravougaona povorka impulsa čija je frekvencija proporcionalna ulaznoj struji (*duty-cycle* signala na izlazu je 50 %). Frekvencija pravougaone povorke impulsa na izlazu multivibratorskog konvertora struje u frekvenciju je:

$$f_o = \frac{1}{2} I_{IN} \frac{1}{C_{int} \Delta V} \tag{2}$$

gdje je  $\Delta V = V_H - V_L$ , dok su  $V_H$  i  $V_L$  su gornja i donja granica komparatora, respektivno.

Multivibratorski konvertori struje u frekvenciju su jednostavni i manje su potrošnje, po cijenu tačnosti konvertora. Faktori koji ograničavaju performanse konvertora su šum naponskog praga komparatora i temperaturni koeficijent kondenzatora. Multivibratorski konvertor jednostavne konstrukcije, sa malom potrošnjom i niskim naponom napajanja (1.8 V), realizovan u CMOS tehnologiji realizovan je u [10]. Mogućnost realizacije ovog konvertora napona (struje) u frekvenciju u CMOS tehnologiji donosi i niske cijene proizvodnje konvertora.

*Charge-balance* konvertori struje u frekvenciju sadrže strujni integrator, kontrolnu logiku i referentni strujni izvor. Periodi punjenja i pražnjenja integracionog kondenzatora kod ove grupe konvertora struje u frekvenciju ne moraju jednako trajati. Integracioni kondenzator se u prvom dijelu periode puni brzinom definisanom ulaznom strujom, do zadatog napona praga. Nakon perioda punjenja, nastupa period pražnjenja kondenzatora, koji traje tačno definisano vrijeme i brzina pražnjenja zavisi od odabrane referentne struje. Ovo uslovljava i nejednako trajanje visokog i niskog naponskog nivoa u izlaznom signalu, tj. *duty-cycle* koji se u opštem slučaju razlikuje od 50 %. Ovakvi konvertori struje u frekvenciju karakterisani su većom potrošnjom, komplikovanijom konstrukcijom, ali imaju i veću tačnost od multivibratorskih konvertora struje u frekvenciju.

Charge-balance konvertori struje u frekvenciju se dalje dijele na:

- Asinhrone *charge-balance* konvertore
- Sinhrone *charge-balance* konvertore

Asinhroni *charge-balance* konvertori struje u frekvenciju se obično sastoje od integratora struje i kontrolne logike koja se sastoji od komparatora i monostabilnog

multivibratora [1]. Pored ovoga potreban je i referentni strujni izvor. Blok dijagram i uobičajena konfiguracija asinhronog *charge-balance* konvertora struje u frekvenciju prikazani su na slici 5.



Slika 5: Blok dijagram i uobičajena konfiguracija asinhronog charge-balance konvertora struje u frekvenciju

Na izlazu integratora je napon u obliku rampe. U prvom dijelu rampe, prekidač je otvoren i ulazna struja puni integracioni kondenzator i napon na izlazu integratora raste. Kada napon na izlazu integratora pređe referentni napon  $V_u$  na ulazu komparatora, dolazi do *trigger*-ovanja monostabilnog multivibratora, nakon čega se na njegovom izlazu generiše impuls trajanja  $T_2$ . Trajanje perioda punjenja integracionog kondenzatora  $C_{int}$  iznosi  $T_1$ . U toku trajanja impulsa na izlazu monostabilnog multivibratora  $T_2$  prekidač je zatvoren i referentna struja  $I_{REF}$  ( $|I_{REF}| > |I_{IN}|$ ) prazni integracioni kondenzator i rampa na izlazu integratora ima opadajući karakter. Vrijeme trajanja impulsa monostabilnog multivibratora definiše vrijeme pražnjenja kondenzatora. Nakon ovog vremena, ponovo dolazi do punjenja kondenzatora strujom  $I_{IN}$  i proces se periodično ponavlja. Na izlazu se dobijaju impulsi čija je frekvencija data izrazom:

$$f_o = \frac{I_{IN}}{I_{REF}} \frac{1}{T_2} \tag{3}$$

Na niskim frekvencijama, parametri koji ograničavaju performanse monostabilnog multivibratora su stabilnost referentnog napona  $V_u$ , stabilnost referentne struje  $I_{REF}$  i

stabilnost trajanja impulsa koji generiše monostabilni multivibrator, dok na visokim frekvencijama uticaj imaju efekti drugog reda kao što je *switching* šum u integratoru i *trigger*-ovanje monostabilnog multivibratora neposredno po završetku impulsa [1].

Sinhroni *charge-balance* konvertori, za razliku od asinhronih *charge-balance* konvertora, u kontrolnom kolu imaju bistabilni multivibrator koji je kontrolisan eksternim *clock* signalom. Ovom izmjenom poboljšava se stabilnost i rješavaju *transient*-ni problemi asinhronih konvertora struje (napona) u frekvenciju. Blok dijagram i uobičajena konfiguracija sinhronog *charge-balance* konvertora struje u frekvenciju prikazani su na slici 6.



Slika 6: Blok dijagram i uobičajena konfiguracija sinhronog charge-balance konvertora struje u frekvenciju

Kada je prekidač otvoren, integracioni kondenzator se puni strujom  $I_{IN}$ . Napon na ulazu komparatora raste i kada napon na izlazu integratora postane veći od referentnog napona  $V_u$  na drugom ulazu komparatora, mijenja se stanje na izlazu komparatora, međutim, ne dolazi odmah do pražnjenja integracionog kondenzatora. Integracioni kondenzator počinje da se prazni na sledećem *clock* impulsu, tj. pražnjenje kondenzatora je kontrolisano dvjema uzastopnim ivicama *clock* impulsa. Na ovaj način, ukoliko eksterni *clock* signal ima mali *jitter*, onda je količina naelektrisanja na integracionom kondenzatoru veoma precizno kontrolisana. Frekvencija izlaznog signala je data relacijom [1]:

$$f_o = \frac{I_{IN}}{I_{REF}} f_{CLK} \tag{4}$$

Izlazni signal je sinhronizovan sa *clock* signalom, što ima brojne prednosti jer je sinhroni prenos često lakše realizovati od asinhronog. Međutim, sinhroni konvertori struje (napona) u učestanost u izlaznom signalu sadrže komponente na frekvencijama koje su umnošci frekvencije *clock* signala, što nije slučaj kod konvencionalnih konvertora. Problem su i nelinearnosti koje se javljaju za izlazne frekvencije sub-harmonika *clock* signala (čija je frekvencija  $F_C$ ). Ove nelinearnosti se javljaju zbog kapacitivnog *coupling-a* eksternog *clock* signala prema komparatoru. Međutim ovo nije preveliki problem za rad sinhronih konvertora.

I pored navedenih problema, sinhroni konvertori struje (napona) u učestanost imaju bolje performanse od asinhronih i posebno su pogodni za sisteme kod kojih postoji više kanala, jer asinhroni signali izazivaju interferencije u multikanalnim sistemima.

Postoji veliki broj načina generisanja kvadratnog korijena struje i odabir konkretnog načina zavisi od željene tehnologije, napona napajanja, potrošnje, željenog opsega ulaznih struja itd. Jedan od veoma pogodnih načina generisanja kvadratnog korijena struje, koji je primjenljiv u različitim tehnologijama je translinearni princip. U CMOS tehnologiji, translinearni princip je moguće ostvariti, uz ograničenje rada MOSFET-a u režimu slabe inverzije, u kom struja drejna MOSFET-a ima eksponencijalnu zavisnost od napona gejt-sors MOSFET-a. Režim slabe inverzije MOSFET-a je moguće ostvariti za napone gejt-sors koji su ispod napona praga, zbog čega ovaj režim rada MOSFET-a omogućava veoma niske napone napajanja. Režim slabe inverzije, iako pogodan zbog niskog napona napajanja, ograničava opseg ulaznih struja (struje drejna MOSFET-a u režimu slabe inverzije su veoma male). Opseg struja koji je moguće dobiti ovakvim kolima je dat u [11], gdje je za operaciju kvadriranja struje postignut napon napajanja od 0.8 V za opseg ulaznih struja od 0 do 200 nA. Translinearni princip je moguće ostvariti i pomoću MOSFET-ova u zasićenju, uz potrebu dodatnih kola za oduzimanje i sabiranje struje, kako bi izlazna struja bila direktno proporcionalna korijenu ulazne struje. Ovako realizovana translinearna petlja zahtijeva i veći napon napajanja, pa je u [12], za potrebe računanja korijena struje predložen napon napajanja od ±1.5 V, pri čemu dato kolo ima ograničenje po pitanju ulazne struje i maksimalna struja na ulazu za parametre kola odabrane kao u radu iznosi 150 µA. Slična konstrukcija je predložena u [13], uz korišćenje FGMOS tehnologije.

Pomoću četiri tranzistora i jednog referentnog strujnog izvora moguće je kreirati jednostavno kolo za korjenovanje struje. Množač, koji je veoma lako modifikovati za računanje kvadratnog korijena, sa varijantom za redukovanje greške usljed baznih struja bipolarnih tranzistora dat je u [14]. Predloženi dizajn radi na naponu napajanja od 3 V, pri

prilično širokom opsegu ulaznih struja od 0 do 3 mA. Jedna od prednosti generisanja kvadratnog korijena struje translinearnim principom jeste korišćenje malog broja pasivnih komponenti.

Još jedan princip generisanja kvadratnog korijena struje, koji se rjeđe može sresti u literaturi, jeste uz pomoć transkonduktansnih pojačavača. Ovaj princip omogućava širok propusni opseg, dobru temperaturnu stabilnost i eliminaciju pasivnih komponenti [15].

Veoma jednostavno kolo za računanje kvadratnog korijena struje je moguće realizovati pomoću dva kaskodno vezana MOSFET-a, u tzv. *nested* konfiguraciji, tako da jedan MOSFET radi u zasićenju, a drugi u omskom režimu. Koristeći karakteristike MOSFET-ova u datim režimima rada, na izlazu se dobija napon direktno proporcionalan kvadratnom korijenu struje drejna MOSFET-a (ulazne struje) [16]. Iako jednostavno, predloženo kolo za računanje kvadratnog korijena struje ima dobre rezultate u prilično uskom opsegu ulaznih struja (8 μA do 100 μA). Konvertor kvadratnog korijena napona u frekvenciju u [17] se bazira na prethodno opisanom kolu za kvadratno korjenovanje. Prilikom konverzije ulaznog napona u struju, kako bi se upotrijebila *nested transistor pair* konfiguracija, narušava se temperaturna stabilnost, zbog temperaturne zavisnosti otpornika. Kako bi se riješio ovaj problem za konverziju ulaznog napona u struju korišćen je i naponom kontrolisan otpornik, na bazi MOSFET-a polarisanog u omskom režimu. Zbog eliminacije uticaja temperaturne zavisnosti napona praga.

Kako bi se konstruisao konvertor struje u frekvenciju sa nelinearnom prenosnom karakteristikom, potrebno je na ulaz standardnog konvertora dodati električno kolo, koje će na svom izlazu generisati kvadratni korijen ulazne struje. Alternativno, za *charge-balance* konvertore struje u frekvenciju, referentna struja se može generisati tako da bude proporcionalna korijenu ulazne struje tj.  $I_{REF} = k \sqrt{I_{IN}}$ .

Konvertor kvadratnog korijena struje u frekvenciju prikazan u [4] realizovan je pomoću relaksacionog oscilatora (*charge-balance* konvertor napona u frekvenciju) i strujom kontrolisanog otpornika. Promjenom *RC* konstante konvertora napona u frekvenciju, mijenja se brzina punjenja (pražnjenja) kondenzatora, pa se mijenja i frekvencija izlaznog signala. Koristeći strujom kontrolisan otpornik na ulazu konvertora napona u frekvenciju, kod koga je otpornost obrnuto proporcionalna kvadratnom korijenu struje, dobija se na izlazu signal čija je frekvencija proporcionalna kvadratnom korijenu struje. Strujom kontrolisan otpornik je

moguće realizovati pomoću MOSFET-a, koji radi u omskom režimu, čija je električna šema data na slici 7, [18].



Slika 7: Pojednostavljena šema strujom kontrolisanog otpornika, [17]

Otpornost strujom kontrolisanog otpornika se mijenja sa strujom  $I_c$  i ova zavisnost je opisana relacijom [18]:

$$R_{DS} = \frac{1}{\beta_1 \left( \sqrt{\frac{2I_C}{\beta_2}} - V_{t2} - V_{t1} \right)}$$
(5)

gdje je  $\beta_1$  faktor pojačanja MOSFET-a  $M_1$ ,  $\beta_2$  faktor pojačanja MOSFET-a  $M_2$ ,  $V_{t1}$  je napon praga MOSFET-a  $M_1$  i  $V_{t2}$  napon praga MOSFET-a  $M_2$ . Dovođenjem mase na sors MOSFET-a  $M_1$ , dobija se uzemljenu verziju otpornika i ovdje nije potreban *buffer*.

Na slici 8 prikazana je električna šema konvertora napona u frekvenciju, čijom se modifikacijom (zamjenom otpornika  $R_1$  strujom kontrolisanim otpornikom) dobija konvertor kvadratnog korijena struje u frekvenciju.



Slika 8: Pojednostavljena električna šema charge-balance konvertora napona u frekvenciju

Ulazni napon je zamijenjen negativnim referentnim naponom  $V_{REF}$ . Sve dok je prekidač otvoren, napon na kondenzatoru (pa i napon na izlazu integratora) raste. U trenutku kada napon  $V_{C1}$ , na izlazu integratora, dostigne vrijednost na pozitivnom ulazu komparatora (u konkretnom slučaju je uzemljen), na izlazu komparatora generiše se impuls koji *trigger*-uje kvazi-stabilno stanje multivibratora. Dok je multivibrator u kvazi-stabilnom stanju, prekidač je zatvoren i referentna struja se usmjerava ka kondenzatoru. Ovaj period prati spuštanje napona  $V_{C1}$  na izlazu integratora. U periodu pražnjenja kondenzatora, napon na izlazu integratora  $V_{C1}$  se mijenja po zakonu:

$$V_{C1} = -\frac{1}{C_1} \left( I_{REF} + \frac{V_{REF}}{R_1} \right) t$$
(6)

Na kraju perioda kvazi-stabilnog stanja, u trenutku  $t = T_{TR}$ , prekidač se otvara i napon na izlazu integratora ponovo raste, prema relaciji:

$$V_{C1} = -\frac{1}{C_1} \frac{V_{REF}}{R_1} t - \frac{1}{C_1} \left( I_{REF} + \frac{V_{REF}}{R_1} \right) T_{TR}$$
(7)

U trenutku  $t = T_1$ , napon na izlazu integratora dostiže vrijednost od 0 V i ovakav proces punjenja i pražnjenja kondenzatora se periodično ponavlja. Iz jednačine (7) je moguće dobiti vrijeme punjenja kondenzatora  $T_1$ :

$$T_1 = -\left(\frac{R}{V_{REF}}I_{REF} + 1\right)T_{TR} \tag{8}$$

Signal sa izlaza multivibratora se uzima kao izlaz konvertora kvadratnog korijena struje u frekvenciju i frekvencija ovog signala data je izrazom:

$$f = \frac{1}{T_1 + T_{TR}} = -\frac{V_{REF}}{R_1 I_{REF}} \frac{1}{T_{TR}}$$
(9)

Zamjenom otpornika  $R_1$  u kolu sa slike 7, strujom kontrolisanim otpornikom, dobija se konvertor kvadratnog korijena struje u učestanost, slika 9. Na osnovu relacija relacije (5) i (9) dobija se izraz za frekvenciju signala na izlazu kola:

$$f = -\frac{V_{REF}}{I_{REF}T_{TR}}\beta_1 \left(\sqrt{\frac{2I_C}{\beta_2}} - V_{t2} - V_{t1}\right)$$
(10)

Frekvencija signala na izlazu kola je proporcionalna korijenu ulazne struje (kontrolna struja  $I_C$ ). Kako je sors MOSFET-a  $M_1$  vezan za referentni napon, dok je drejn na virtuelnoj masi, u kolu strujom kontrolisanog otpornika (slika 9) nije potrebno uvoditi *buffer*-e.



Slika 9: Pojednostavljena električna šema konvertora kvadratnog korijena struje u frekvenciju, [4]

Kako bi dati strujom kontrolisan otpornik imao linearnu prenosnu karakteristiku, MOSFET  $M_1$  mora biti u omskom režimu. Koristeći ovaj uslov, moguće je dobiti minimalnu vrijednost napona sors-gejt MOSFET-a  $M_2$  [18]:

$$V_{SG2min} = V_{t1} + \frac{V_{DS1}}{2}$$
(11)

Koristeći minimalnu vrijednost napona sors-gejt MOSFET-a  $M_2$  može se dobiti i minimalna vrijednost kontrolne struje [4]:

$$I_{Cmin} = \frac{1}{2}\beta_2 \left( V_{t1} + V_{t2} + \frac{V_{DS1}}{2} \right)^2$$
(12)

Vrijednost kontrolne struje  $I_{Cmin} = 0$  se ostvaruje ukoliko važi [4]:

$$V_{DS1} = -2(V_{t1} + V_{t2}) \tag{13}$$

Kako je  $V_{REF} = -V_{DS1} = 2(V_{t1} + V_{t2})$ , zahtjev  $V_{REF} < 0$  biće ispunjen samo u slučaju kada je apsolutna vrijednost napona praga  $V_{t2}$  p-kanalnog MOSFET-a  $M_2$  veća od napona praga  $V_{t1}$  n-kanalnog MOSFET-a  $M_1$ . Ukoliko MOSFET-ovi nemaju ovako definisane napone praga, postizanje vrijednosti kontrolne struje  $I_{Cmin} = 0$  neće biti moguće, zbog čega je predolžena modifikacija strujom kontrolisanog otpornika [4].

Otpornost strujom kontrolisanog otpornika sa slike 10 je data relacijom [4]:

$$R_{DS1} = \frac{1}{\beta_1 \left( \sqrt{\frac{2I_c}{\beta_{23}}} - V_{t3} - V_{t2} - V_{t1} \right)}$$
(14)

gdje je  $V_{t3}$  napon praga p-kanalnog MOSFET-a  $M_3$ , a  $\beta_{23}$  je [4]:

$$\beta_{23} = \frac{\beta_2 \beta_3}{\beta_2 + \beta_3 + 2\sqrt{\beta_2 \beta_3}}$$
(15)



Slika 10: Pojednostavljena električna šema modifikovanog strujom kontrolisanog otpornika [4]

Minimalna kontrolna struja *I<sub>Cmin</sub>* je [4]:

$$I_{Cmin} = \frac{1}{2}\beta_{23} \left( V_{t1} + V_{t2} + V_{t3} + \frac{V_{DS1}}{2} \right)^2$$
(16)

Iz jednačine (16) se dobija i vrijednost napona  $V_{DS1}$  i napona  $V_{REF}$ , takvih da je moguće ostvariti minimalnu kontrolnu struju  $I_{Cmin} = 0$  [3]:

$$V_{REF} = 2(V_{t1} + V_{t2} + V_{t3}) \tag{17}$$

Prema jednačini (17), jednostavnije je ostvariti uslov  $V_{REF} < 0$  tako da minimalna kontrolna struja bude  $I_{Cmin} = 0$ . Naime, napon praga  $V_{t1}$  n-kanalnog MOSFET-a  $M_1$  mora biti manji od zbira apsolutnih vrijednosti napona pragova  $V_{t2}$  i  $V_{t3}$  p-kanalnih MOSFET-ova  $M_2$  i  $M_3$ .

Uz *charge-balance* konvertor i strujom kontrolisan otpornik prikazan na slici 4, realizovan je konvertor kvadratnog korijena struje u frekvenciju, kod koga je frekvencija izlaznog signala data relacijom [4]:

$$f = -\frac{V_{REF}\beta_1}{I_{REF}T_{TR}} \left( \sqrt{\frac{2I_C}{\beta_{23}}} - V_{t1} - V_{t2} - V_{t3} \right)$$
(18)

Na slici 11 je prikazana kompletna električna šema konvertora kvadratnog korijena struje u frekvenciju sa strujom kontrolisanim otpornikom, predložen u [4]. Vremenska referenca je realizovana pomoću monostabilnog multivibratora sa tajmerom 555. Može se

pokazati da je trajanje kvazistabilnog stanja monostabilnog multivibratora (vrijeme  $T_{TR}$  u toku koga je prekidač zatvoren) [4]:

$$T_{TR} = R_2 C_2 ln3 \tag{19}$$

Strujno ogledalo sa dva izlaza formirano od bipolarnih tranzistora  $Q_{10} - Q_{15}$  prenosi struju  $I_{REF}$  ka prekidaču i do električnog kola koje generiše referentni napon  $V_{REF}$ (jednostavan transimpedansi pojačavač sastavljen od operacionog pojačavača  $OA_4$  i otpornika  $R_{REF}$ ) i važi  $V_{REF} = -R_{REF}I_{REF}$ . Struja  $I_{REF}$  je data izrazom [4]:

$$I_{REF} = \frac{V_{CC} - V_{EB10} - V_{EB13}}{R_5}$$
(20)

Operacioni pojačavači  $OA_2$  i  $OA_3$  izjednačavaju napone gejta i drejna MOSFET-ova  $M_2$  i  $M_3$ , a bipolarni tranzistori  $Q_8$  i  $Q_9$  redukuju izlazne struje operacionih pojačavača. Strujno ogledalo formirano pomoću bipolarnih tranzistora  $Q_1 - Q_7$  usmjerava ulaznu struju (kontrolna struja  $I_C$ ) prema MOSFET-ovima  $M_2$  i  $M_3$ , koji generišu kontrolni napon za strujom kontrolisan otpornik. Bipolarni tranzistori  $Q_1$  i  $Q_2$  su vezani paralelno i samo polovina struje  $I_C$  je usmjerena prema MOSFET-ovima  $M_2$  i  $M_3$ .



Slika 11: Kompletna električna šema konvertora kvadratnog korijena struje u frekvenciju [4]

Frekvencija izlaznog signala konvertora kvadratnog korijena struje u učestanost u funkciji struje  $I_c$  je data sljedećim izrazom [4]:

$$f = \frac{R_{REF}\beta_1}{R_2 C_2 ln3} \left( \sqrt{\frac{2I_C}{\beta_1}} - V_{t1} - V_{t2} - V_{t3} \right)$$
(21)

Bitno je naglasiti da je dizajnom predloženim u [4] postignuto da frekvencija signala na izlazu kola ne zavisi od naponske reference  $V_{REF}$  i strujne reference  $I_{REF}$ , dok god postoji stabilna otpornost  $R_{REF}$  takva da je zadovoljeno  $V_{REF} = -R_{REF}I_{REF}$ . Vremensku referencu je moguće generisati i kristalom kvarca, što bi vremensku referencu učinilo temperaturno stabilnom. Transkonduktansni parametri i naponi praga MOSFET-ova koji čine strujom kontrolisan otpornik u predloženom rješenju, su temperaturno zavisni i to:

$$V_{tn} = V_{tn0} + \alpha_n (T - T_0)$$

$$V_{tp} = V_{tp0} - \alpha_p (T - T_0)$$

$$\beta_n = \beta_{n0} \left(\frac{T_0}{T}\right)^{b_n}$$

$$\beta_p = \beta_{p0} \left(\frac{T_0}{T}\right)^{b_p}$$
(22)

,gdje su  $V_{tn}$  i  $V_{tp}$  naponi pragova n-kanalnih i p-kanalnih MOSFET-ova na datoj temperaturi T, dok su  $\beta_n$  i  $\beta_p$  transkonduktansni parametri n-kanalnog i p-kanalnog MOSFET-a na temperaturi T;  $V_{tn0}$  i  $V_{tp0}$  su naponi praga n-kanalnih i p-kanalnih MOSFET-ova na sobnoj temperaturi  $T_0$ , dok su  $\beta_{n0}$  i  $\beta_{p0}$  transkonduktansni parametri n-kanalnih i p-kanalnih MOSFET-ova na sobnoj temperaturi  $T_0$ . Temperaturni koeficijenti  $\alpha_n$  i  $\alpha_p$ , kao i koeficijenti  $b_n$  i  $b_p$ , zavise od nivoa dopiranja supstrata. Temperaturni koeficijenti  $\alpha_n$  i  $\alpha_p$  imaju vrijednosti između -4  $\frac{mV}{K}$ , za visok nivo dopiranja supstrata, do -2  $\frac{mV}{K}$ , za nizak nivo dopiranja supstrata. Koeficijenti  $b_n$  i  $b_p$  mogu imati vrijednosti od 1.5, za visok nivo dopiranja supstrata. Promjene frekvencije izlaznog napona sa temperaturom nalaze se diferenciranjem relacije (18), uzimajući u obzir temperaturnu zavisnost napona praga  $V_{tn}$  i  $V_{tp}$ , kao i faktore pojačanja  $\beta_n$  i  $\beta_p$ :

$$\frac{\partial f}{\partial T} = \frac{R_{REF}\beta_1}{T_{TR}T} \left[ \sqrt{\frac{2I_C}{\beta_{23}}} \left( \frac{b_p}{2} - b_n \right) + b_n (V_{t1} + V_{t2} + V_{t3}) + (2\alpha_p - \alpha_n)T \right]$$
(23)

Temperaturni drift zavisi od temperature i može se redukovati smanjivanjem transkonduktansnog parametra  $\beta_1$  i povećanjem transkonduktansnog parametra  $\beta_{23}$ . Dodatno

smanjenje temperaturnog drifta je ostvarivo smanjenjem nivoa dopiranosti supstrata pkanalnih MOSFET-ova  $M_2$  i  $M_3$ , tj. povaćanjem dopiranosti n-kanalnog MOSFET-a  $M_1$ . Na ovaj način, podešavanjem dopiranosti supstrata, dolazi do smanjenja faktora  $(2\alpha_p - \alpha_n)$  i  $(b_p/2 - b_n)$ . Ovim se postiže i minimalan koeficijent  $b_n$ . Podešavanje vrijednosti faktora pojačanja MOSFET-ova, vrši se odabirom dimenzija MOSFET-ova.

Dizajn predložen u [4] je eksperimentalno verifikovan. Napajanje kola je bipolarno, sa naponima  $V_{CC} = V_{EE} = 10 V$ . Sa odabranim vrijednostima komponenti relativna greška je ispod 1% za opseg struja na ulazu od 35 µA do 15 mA. Greška za ulazne struje ispod 35 µA raste, jer tranzistori  $M_2$  i  $M_3$ , za ove ulazne struje, izlaze iz režima zasićenja. Opseg izlaznih frekvencija je od 1.45 kHz do 9.80 kHz. Otpornost strujom kontrolisanog otpornika, za dati opseg ulaznih struja, se mijenja od 1.6 k $\Omega$  do 240  $\Omega$ . Uzimajući vrijednost referentne otpornosti  $R_{REF} = 90 \Omega$ , na sobnoj temperaturi T = 293 K, za vrijednost vremenske reference  $T_{TR} = 38.6$  µs, u datom opsegu ulaznih struja, temperaturni drift ima vrijednosti:

$$\frac{\partial f}{\partial T} = -0.11 \frac{\text{Hz}}{\text{K}}, \frac{\frac{\partial f}{\partial T}}{f} = -7.6 \cdot 10^{-3} \frac{\%}{\text{K}}, \text{ (za vrijednost ulazne struje } I_C = 35 \ \mu \text{ A}\text{)}$$
$$\frac{\partial f}{\partial T} = -0.17 \frac{\text{Hz}}{\text{K}}, \frac{\frac{\partial f}{\partial T}}{f} = -1.8 \cdot 10^{-3} \frac{\%}{\text{K}}, \text{ (za vrijednost ulazne struje } I_C = 15 \text{ mA}\text{)}$$

U [7] je predstavljeno rješenje konvertora kvadratnog korijena struje u frekvenciju, koji se bazira na konvertoru napona u frekvenciju prikazanog na slici 8, kao i u [4]. Princip računanja kvadratnog korijena struje je sličan onome iz [4]. Otpornik  $R_1$  (slika 8) zamijenjen je strujom kontrolisanim otpornikom, kao u [4]. Razlika u odnosu na [4] je u generisanju referentnog napona  $V_{REF}$  (slika 8), gdje se prilikom realizacije transimpedansnog pojačavača, u grani povratne sprege koristi strujom kontrolisan otpornik.

Za određivanje kvadratnog korijena struje korišćen je strujom kontrolisan otpornik prikazan na slici 12.

Strujom kontrolisan otpornik realizovan je pomoću dva n-kanalna MOSFET-a, gdje je MOSFET  $M_1$  u omskom režimu rada, dok je MOSFFET  $M_2$  u zasićenju. Kod strujom kontrolisanog otpornika korišćenog u [7] postoji razlika u odnosu na strujom kontrolisane otpornike iz [4] i [6]. U ovom slučaju, slika 12, za generisanje kontrolnog napona na gejtu MOSFET-a  $M_1$ , korišćen je n-kanalni MOSFET, umjesto p-kanalnog MOSFET-a i strujni izvor  $I_{Cl}$ .

Na slici 13 je data pojednostavljena šema konvertora kvadratnog korijena struje u frekvenciju.



Slika 12: Pojednostavljena električna šema strujom kontrolisanog otpornika [6]

Pretpostavljajući da MOSFET-ovi  $M_1$  i  $M_2$  formiraju strujom kontrolisan otpornik  $R_1$ , a MOSFET-ovi  $M_3$  i  $M_4$  formiraju strujom kontrolisan otpornik  $R_2$ , može se pokazati da su njihove otpornosti [7]:

$$R_{1} = R_{DS1} = \frac{1}{\beta_{1} \left( \sqrt{\frac{2I_{c1}}{\beta_{2}}} + V_{t2} - V_{t1} \right)}$$
(24)

$$R_2 = R_{DS2} = \frac{1}{\beta_3 \left( \sqrt{\frac{2I_{C2}}{\beta_4}} + V_{t4} - V_{t3} \right)}$$
(25)

gdje su  $\beta_1$ ,  $\beta_2$ ,  $\beta_3$  i  $\beta_4$  transkonuktansni parametri MOSFET-ova  $M_1$ ,  $M_2$ ,  $M_3$  i  $M_4$ , a  $V_{t1}$ ,  $V_{t2}$ ,  $V_{t3}$  i  $V_{t4}$  naponi pragova MOSFET-ova  $M_1$ ,  $M_2$ ,  $M_3$  i  $M_4$ . Struja  $I_{C2}$  je kontrolna struja za strujom kontrolisan otpornik  $R_2$ , a struja  $I_{C1}$  je ulazna struja za konvertor kvadratnog korijena struje u frekvenciju. Ukoliko su naponi pragova  $V_{t1}$  i  $V_{t2}$ , MOSFET-ova  $M_1$  i  $M_2$  jednaki i naponi pragova  $V_{t3}$  i  $V_{t4}$ , MOSFET-ova  $M_3$  i  $M_4$  jednaki, onda su ekvivalentne otpornosti naponom kontrolisanih otpornika [7]:

$$R_1 = R_{DS1} = \frac{1}{\beta_1} \sqrt{\frac{\beta_2}{2I_{C1}}}$$
(26)

$$R_2 = R_{DS2} = \frac{1}{\beta_3} \sqrt{\frac{\beta_4}{2I_{C2}}}$$
(27)

Na osnovu električne šeme prikazene na slici 13 očigledno je da je referentni napon  $V_{REF}$ :

$$V_{REF} = -R_2 I_{REF2} \tag{28}$$

gdje je  $R_2$  ekvivalentna otpornost strujom kontrolisanog otpornika.



Slika 13: Pojednostavljena električna šema konvertora kvadratnog korijena struje u učestanost, [7]

Frekvencija izlaznog signala standardnog konvertora napona u frekvenciju prikazanog na slici 8, data je jednačinom (9). Na osnovu relacija (9), (26), (27) i (28) dobija se [7]:

$$f = \frac{\beta_1}{\beta_3 T_{TR}} \frac{I_{REF2}}{I_{REF1}} \sqrt{\frac{\beta_4}{\beta_2} \frac{I_{C1}}{I_{C2}}}$$
(29)

Na osnovu relacije (29) se može zaključiti da je frekvencija izlaznog signala direktno proporcionalna kvadratnom korijenu ulazne struje. Minimalna struja koja je potrebna za linearnu operaciju strujom kontrolisanih otpornika  $R_1$  i  $R_2$ , ograničena je omskim režimom rada MOSFET-ova  $M_1$  i  $M_3$  i data je u [18]:

$$I_{C1min} = \frac{1}{8}\beta_2 V_{DS1}^2 = \frac{1}{8}\beta_2 V_{REF}^2$$
(30)

$$I_{C2min} = \frac{1}{8}\beta_4 V_{DS2}^2 = \frac{1}{8}\beta_4 V_{REF}^2$$
(31)

Na slici 14 je prikazana kompletna električna šema konvertora kvadratnog korijena struje u učestanost predloženog u [7].



Slika 14: Kompletna električna šema konvertora kvadratnog korijena struje u učestanost, [7] Kombinujući relacije (26) i (27) za  $V_{REF}$  se dobija, [7]:

$$V_{REF} = -\frac{1}{\beta_3} \sqrt{\frac{\beta_4}{2I_{C2}}} I_{REF2}$$
(32)

Iz (30), (31) i (32) dobijaju se uslovi za minimalnu vrijednost struja  $I_{C1}$  i  $I_{C2}$  i to [7]:

$$I_{C1min} = \frac{\beta_2 \beta_4}{16 \beta_3^2 I_{C2}} I_{REF2}^2$$
(33)

$$I_{C2min} = \frac{\beta_4}{4\beta_3} I_{REF2} \tag{34}$$

Maksimalna vrijednost kontrolne struje  $I_{C2}$  je određena dizajnom ovog strujnog generatora i napona napajanja, dok se maksimalna vrijednost kontrolne (ulazne) struje  $I_{C1}$  može dobiti iz uslova definisanog u [4],  $I_{REF1} > -(V_{REF}/R_1)$ , i iznosi [6]:

29

$$I_{C1max} = \frac{\beta_3^2 \beta_2 I_{REF1}^2}{\beta_1^2 \beta_4 I_{REF2}^2} I_{C2}$$
(35)

Vremenska referenca u radu [7] je realizovana kao monostabilni multivibrator sa dva flip-flopa i brojačem. Nakon što se završi ciklus punjenja integracionog kondenzatora  $C_1$ , u toku kog je prekidač  $S_1$  otvoren, dolazi do generisanja impulsa (visok naponski nivo) na izlazu komparatora, nakon čega se resetuje flip-flop  $FF_1$ . Po resetu prvog flip-flopa  $FF_1$ , nakon jednog perioda *clock* signala, na izlazu flip-flopa  $FF_2$  se generiše logička nula. Ovo izaziva početak brojanja brojača, zatvaranje prekidača  $S_1$  i otvaranje prekidača  $S_2$ , zbog čega počinje period pražnjenja kondenzatora. Brojač broji do unaprijed zadate vrijednosti, kojom je definisano vrijeme trajanja kvazi-stabilnog stanja monostabilnog multivibratora, što je definisano relacijom [7]:

$$T_{TR} = \frac{N_C}{f_c} \tag{36}$$

gdje je  $N_c$  stanje brojača na kraju kvazi-stabilnog stanja, dok je  $f_c$  frekvencija *clock* signala. *Clock* signal je generisan pomoću kristala kvarca. Ovakav način generisanja *clock* signala je pogodan zbog temperaturne stabilnosti sistema.

Sors priključak MOSFET-ova  $M_1$  i  $M_3$  vezan je za izlaz transimpedansnog pojačavača, odnosno na  $V_{REF}$ , a drejn priključak MOSFET-ova  $M_1$  i  $M_3$  vezan je za virtuelnu masu, što znači da sors priključak MOSFET-ova  $M_2$  i  $M_4$  treba da bude vezan na napon koji je jednak polovini referetnog napona  $V_{REF}/2$ . Iz ovog razloga, iskorišćen je samo jedan razdjelnik napona formiran od otpornika  $R_3$  i  $R_4$  i dovoljan je jedan *voltage-follower* formiran od operacionog pojačavača  $OA_3$  i bipolarnog tranzistora  $Q_7$ .

Struje  $I_{REF1}$  i  $I_{REF2}$  usmjerava kaskodno strujno ogledalo sa dva izlaza formirano od tranzistora  $Q_1 - Q_6$ , identičnih karakteristika. Na osnovu konfiguracije strujnog ogledala se jednostavno zaključuje da su referentne struje  $I_{REF1}$  i  $I_{REF2}$  jednake. Vrijednost referentnih struja  $I_{REF1}$  i  $I_{REF2}$  određene su otpornikom  $R_5$  i važi [7]:

$$I_{REF1} = I_{REF2} = \frac{V_{DD} - V_{EB3} - V_{EB6}}{R_5}$$
(37)

Kombinovanjem relacija (29), (36) i (37), dobija se konačan izraz za frekvenciju izlaznog signala [7]:

$$f = \frac{\beta_1}{\beta_3} \frac{f_C}{N_C} \sqrt{\frac{\beta_4}{\beta_2} \frac{I_{C1}}{I_{C2}}}$$
(38)

30

Uticaj temperature na transkonduktansne parametre MOSFET-ova  $M_1$ ,  $M_2$ ,  $M_3$  i  $M_4$  postoji, međutim u izrazu za frekvenciju izlaznog signala se javljaju odnosi ovih parametara  $\beta_1/\beta_3$  i  $\beta_4/\beta_2$ , pa se uticaji temperature na frekvenciju poništavaju. Već je rečeno da je frekvencija oscilacija kvarcnog oscilatora temperaturno stabilna. Jedini faktor koji utiče na temperaturnu stabilnost je kontrolna struja  $I_{C2}$ , međutim, moguće je koristiti kompaktne, temperaturno stabilne strujne izvore [17]. Na osnovu prethodnih razmatranja, slijedi da je moguće zanemariti uticaj temperature na frekvenciju izlaznog signala.

Predloženi dizajn konvertora korijena struje u frekvenciju implementiran je u diskretnoj tehnici. Korišćeno je bipolarno napajanje sa naponima  $V_{DD} = -V_{SS} = 6$  V. Vrijednosti referentnih struja su  $I_{REF1} = I_{REF2} \approx 100$  µA. Kontrolna struja je  $I_{C2} = 1.3$  mA i frekvencija *clock* signala je  $f_C = 5$  MHz. Za ovako odabrane parametre kola postiže se relativna greška manja od 1 %, za opseg ulazne struje (kontrolna struja  $I_{C1}$ ) od 12 µA do 650 µA, pri čemu je brojač podešen tako da vremenska referenca ima vrijednost  $T_{TR} = 204.8$  µs (vrijednost brojača na kraju kvazi-stabilnog stanja je  $N_C = 1024$ ). Opseg frekvencija *f* izlaznog signala je od 231 Hz do 2.625 kHz.

U [8] je predstavljen dizajn konvertora kvadratnog korijena napona u frekvenciju, na bazi operacionih transkonduktansnih pojačavača i S-R (*set-reset*) *latch-a*. U predloženom dizajnu korišćeno je šest operacionih transkonduktansnih pojačavača, konfigurisanih tako da se na izlazu dobija kvadratni korijen ulazne veličine (ulaznog napona). Transkonduktansi pojačavači  $A_1$  i  $A_2$  i otpornik R su konfigurisani tako da prošire opseg ulaznog napona. Transkonduktansni pojačavači  $A_z$  i  $A_y$ , uz konverziju napona u struju u ulaznom stepenu, obezbjeđuju kvadratni korijen ulaznog napona. Transkonduktansni pojačavači  $A_3$  i  $A_4$  vrše konverziju napona sa izlaza  $A_y$ , u struje koje pune kondenzatore  $C_1$  i  $C_2$ . Drugi funkcionalni blok, S-R *latch*, generiše na izlazu signal čija je frekvencija direktno proporcionalna kvadratnom korijenu ulazne veličine. Na *set* i *reset* ulaze *latch-*a, primijenjeni su naponi sa kondenzatora  $C_1$  i  $C_2$ . Diode  $D_1$  i  $D_2$  funkcionišu kao analogni *switch*-evi, kontrolisani naponima na kondenzatorima  $C_1$  i  $C_2$ . Kompletna električna šema kola predloženog u [8] data je na slici 15.

Pokazuje se da je izlazna frekvencija [8]:

$$f_0 = \frac{K_2 \sqrt{V_{IN}}}{2C_1 V_{TH}},$$
(39)

gdje je  $V_{TH} = V_H - V_L$ , pri čemu su  $V_H$  i  $V_L$  maksimalan i minimalan napon koji će garantovano biti prepoznati kao nisko, tj. visoko stanje, respektivno.



Slika 15: Kompletna električna šema konvertora kvadratnog korijena napona u učestanost, [8

U analizi je podrazumijevano i da je  $C_1 = C_2$  i u relaciji (39) je koeficijent  $K_2 = \sqrt{I_{B4}I_{B1}/(RI_{B2})}$ .

Iz jednačine (39) jasno je da je frekvencija izlaznog signala direktno proporcionalna kvadratnom korijenu ulaznog napona. Predloženi dizajn ima tri referentne struje  $I_{B1}$ ,  $I_{B2}$  i  $I_{BZ} = I_{B3} = I_{B4}$ . Promjenom vrijednosti referentnih struja, moguća je kontrola koeficijenta proporcionalnosti ( $K_2$ ) frekvencije izlaznog signala i kvadratnog korijena ulaznog napona, što ovaj dizajn čini kontrolabilnim. Promjenom struja polarizacije  $I_{B1}$ ,  $I_{B2}$  i  $I_{B4}$  lako se utiče na osjetljivost predloženog konvertora. Temperaturna stabilnost ovakvog konvertora kvadratnog korijena napona u učestanost je visoka i temperaturni drift zavisi od temperaturnog koeficijenta otpornika i kondenzatora.

Dizajn predložen u [8] je i eksperimentalno verifikovan. Za implementaciju rješenja korišćeno je bipolarno napajanje sa naponima  $\pm 12$  V, dok se ulazni napon mijenja u granicama 1 V – 5 V. Za dati opseg ulaznog napona, na izlazu se generiše signal frekvencije od 64 kHz do 150 kHz. Relativna greška ovog rješenja je u granicama 6 %.

Realizacija kvadratno-korjenske funkcije u [9] bazira se na *supply-current* sensing mehanizmu operacionog pojačavača sa izlaznim stepenom u klasi AB koga odlikuje

kvadratna prenosna karakteristika. Kompletna električna šema dizajna predloženog u [9], data je na slici 16.



Slika 16: Kompletna električna šema konvertora kvadratnog korijena napona u učestanost, [9]

Operacioni pojačavač  $A_1$ , sa otpornicima  $R_1 - R_6$ , obezbjeđuje na svom izlazu napon, koji je proporcionalan kvadratnom korijenu ulaznog napona. Napon  $V_1$  je dat relacijom [9]:

$$V_1 = \sqrt{\frac{8I_{S1}R_4R_1^2}{R_2R_3}}\sqrt{V_{IN}} = k_{sq}\sqrt{V_{IN}}$$
(40)

Kako bi napon  $V_1$  imao dati oblik, potrebno je da budu ispunjeni sledeći uslovi [9]:

$$\frac{R_2 R_6}{2R_1 R_4} = 1 \text{ i } V_{Csq} = -\frac{R_5}{R_4} [V_{CC} + R_2 (I_{B1} + I_{S1})]$$
(41)

Dioda  $D_1$  je dodata u kolo kako bi se spriječio *latch-up* na izlazu operacionog pojačavača, kada napon  $V_{IN}$  ima negativnu vrijednost. Drugi dio kola sa slike 16, kojeg čine operacioni pojačavači  $A_2$ ,  $A_3$  i  $A_4$ , komparator  $C_p$ , otpornici  $R_7 - R_{13}$ , kondenzator  $C_1$  i prekidači  $SW_1$  i  $SW_2$ , obavlja funkciju konvertora napona u frekvenciju.

Operacioni pojačavač  $A_2$ , koji je kontrolisan analognim prekidačem  $SW_1$ , sa otpornicima  $R_7 - R_9$ , obavlja funkciju jediničnog  $\pm$  pojačavača. Ukoliko je prekidač  $SW_1$  otvoren, na izlazu  $V_3$  se dobija neinvertovan napon  $V_1$ , dok se sa zatvorenim prekidačem  $SW_1$ , na izlazu se dobija invertovan napon  $V_1$ . Na svom izlazu, ovaj dio kola obezbjeđuje napon kvadratnog talasnog oblika  $\pm V_1$ .

Integrator je formiran od operacionog pojačavača  $A_3$ , kondenzatora  $C_1$  i otpornika  $R_{10}$ . Ovaj integrator na svom izlazu daje testerasti napon  $V_4$ . Ovaj napon  $V_4$ , sa *Schmitt trigger*-om koga čine operacioni pojačavač  $A_4$ , otpornici  $R_{11}$  i  $R_{12}$ , kontroliše rad prekidača  $SW_2$ , čime se kontroliše i rad prekidača  $SW_1$ , što dalje određuje periode punjenja i pražnjenja integracionog kondenzatora. Komparatorom  $C_p$ , uz kontrolni napon  $V_{B1}$ , na izlazu se dobija napon pravougaonog talasnog oblika, čija je frekvencija direktno proporcionalna kvadratnom korijenu ulaznog napona [9]:

$$f_{out} = \frac{1}{4R_{10}C_1} \frac{R_{12}}{R_{11}} \frac{k_{sq}\sqrt{V_{IN}}}{V_{5max}}$$
(42)

Rješenje [9] je i eksperimentalno verifikovano u diskretnoj tehnici korišćenjem komercijalno dostupnih komponenti. Osjetljivost ovog rješenja se može kontrolisati promjenom odnosa odgovarajućih otpornosti. Kolo se napaja sa +/-12 V i za opseg ulaznog napona do 1 V na izlazu generiše signal frekvencije do 138 Hz.

# Poglavlje 3. Konvertor kvadratnog korijena struje u frekvenciju na bazi translinearne petlje sa bipolarnim tranzistorima

#### **3.1 TRANSLINEARNI PRINCIP**

Translinearni princip je pojam poznat od sredine sedamdesetih godina i predstavlja metodologiju izrade analognih električnih kola koja vrše obradu signala u strujnom domenu. Rad ovih kola bazira se na eksponencijalnoj karakteristici bipolarnih tranzistora. Zavisnost struje kolektora bipolarnog tranzistora od ulaznog napona, tj. napona baza emitor, je eksponencijalna. Ovo dovodi do linearne zavisnosti transkonduktanse bipolarnog tranzistora od struje kolektora, odakle i potiče naziv ovih kola.

Princip funkcionisanja je prvi put primijećen kod bipolarnih tranzistora, mada se može proširiti na sve elektronske komponente koje pokazuju eksponencijalnu strujno-naponsku karakteristiku. Sinteza kola sa ovakvom topologijom moguća je i kod MOS tranzistora, polarisanjem u slaboj inverziji, odnosno operacijom MOS tranzistora u *sub-threshold* režimu. Ovaj režim se u literaturi koristi u još širem značenju, kod tzv. MTL (MOS*-translinear*) kola, jer je transkonduktansa MOSFET-a u suštini direktno proporcionalna naponu gejt-sors [5].

Ova kola baziraju se na zatvorenoj petlji koja je formirana samo od napona baza emitor bipolarnih tranzistora. Formalna definicija translinearnog principa glasi: u zatvorenoj konturi, koja sadrži paran broj pn spojeva, pri čemu je u smjeru kretanja kazaljke na satu i u suprotnom smjeru isti broj pn spojeva, bez dodatnih naponskih generatora u konturi, onda će proizvod gustina struja u smjeru kretanja kazaljke na satu biti jednak proizvodu gustina struja u smjeru suprotnom kretanju kazaljke na satu [5]. Na slici 17 je prikazana generalizovana struktura translinearne petlje u kojoj je N = 8 spojeva. U prikazanoj translinearnoj petlji su naznačeni pn spojevi (u formi dioda), iako se u opštem slučaju smatra da su u petlji bipolarni tranzistori. Svi BJT-ovi su strujama polarisani tako da rade u aktivnom režimu. Na osnovu slike 17, podrazumijevajući da naznačeni pn spojevi zapravo predstavljaju spojeve bazaemitor, sa naponima  $V_{BE}$  dobija se:

$$\sum_{i=1}^{N} V_T \ln(\frac{I_{Ci}}{I_{Si}}) = 0$$
(43)

pri čemu je napon  $V_F = V_{BE} = V_T \ln(I_{Ci}/I_{Si})$ , gdje su u opštem slučaju vrijednosti inverznih struja zasićenja pojedinih bipolarnih tranzistora različite. Naime, u slučaju da je potreban odnos struja koji nije jedinični, moguće je izabrati različite površine emitorskih spojeva (kao na primjer kod strujnih ogledala), pa se samim tim i inverzne struje zasićenja razlikuju. Uzimajući u obzir da je vrijednost termičkog napona  $V_T$  konstantna za određenu temperaturu, i činjenicu da je inverzna struja zasićenja proporcionalna površini emitorskog spoja, dobija se formalni, matematički zapis prethodno navedene definicije translinearnog principa:

$$\prod_{CW} J = \prod_{CCW} J \tag{44}$$

pri čemu *CW* označava smjer kretanja kazaljke na satu (*clockwise*), a *CCW* smjer suprotan kretanju kazaljke na satu (*counter clockwise*) i gdje je gustina struje  $J = I_{Ci}/A_{Si}$ . Jednačina (44) može poslužiti za jednostavniju analizu i sintezu translinearnih kola. Dati princip je široko korišćen u realizaciji brojnih nelinearnih funkcija, kao što je množenje, dijeljenje, implementacija log/antilog kola itd.



Slika 17: Generalizovana predstava translinearne petlje, [5]
Vrlo brzo se uvidjelo da kola bazirana na translinearnom principu omogućavaju brojne prednosti [5]:

- Imaju jednostavne i elegantne konfiguracije, koje se baziraju isključivo na bipolarnim tranzistorima kao aktivnim komponentama, bez upotrebe pasivnih komponenti.
- Mogu da postignu veoma široke frekvencijske opsege, pa se mogu koristiti u sistemima gdje signali imaju visoku brzinu promjene.
- Omogućavaju formiranje temperaturno nezavisnih, linearnih i nelinearnih zavisnosti između signala na ulazu i izlazu kola.
- Omogućavaju implementaciju brojnih matematičkih funkcija, kao što su kvadratna, funkcija kvadratnog korijena, množenje, dijeljenje, vektorskih operacija itd.

#### 3.2 KOLO ZA KVADRATNO KORJENOVANJE STRUJE BAZIRANO NA TRANSLINEARNOJ PETLJI SA BIPOLARNIM TRANZISTORIMA SA REDUKOVANIM UTICAJEM BAZNIH STRUJA

Električno kolo za određivanje kvadratnog korijena ulazne struje bazira se na translinearnoj petlji sa bipolarnim tranzistorima, [20]. Na slici 18 prikazano je jednostavno kolo sa četiri bipolarna tranzistora za računanje kvadratnog korijena ulazne struje.



Slika 18: Jednostavno kolo za kvadratno-korjenovanje struje bazirano na množaču, [20]

Obilazeći zatvorenu konturu u kolu, preko napona baza-emitor bipolarnih tranzistora  $Q_1, Q_2, Q_3$  i  $Q_4$ , dobija se:

$$V_{BE1} + V_{BE2} = V_{BE3} + V_{BE4} \tag{45}$$

Navedeno je da je strujno-naponska karakteristika bipolarnog tranzistora, eksponencijalna i važi :

$$I_{Cn} = I_{Sn} e^{\frac{V_{BEn}}{V_{Tn}}} \tag{46}$$

gdje je  $I_{Sn}$  inverzna struja zasićenja *n*-tog bipolarnog tranzistora i  $V_{Tn}$  njegov termički napon, dok je  $V_{BEn}$  napon baza-emitor *n*-tog bipolarnog tranzistora. Ukoliko se zanemare bazne struje bipolarnih tranzistora  $Q_1$ ,  $Q_2$ ,  $Q_3$  i  $Q_4$ , odnosno, ako se smatra da strujna pojačanja  $\beta_n$ bipolarnih tranzistora imaju beskonačno veliku vrijednost, može se zaključiti da je  $I_{C1} =$  $I_{IN}$ ,  $I_{C2} = I_B$ , a na osnovu prikazane električne šeme je  $I_{C3} = I_{C4} = I_{OUT}$ . Smatrajući da su bipolarni tranzistori  $Q_1$ ,  $Q_2$ ,  $Q_3$  i  $Q_4$  savršeno upareni, na osnovu relacija (45) i (46) jednostavno se dobija:

$$I_{OUT} = I_{C3} = I_{C4} = \sqrt{I_B I_{IN}}$$
(47)

Dakle, izlazna struja  $I_{OUT}$  je proporcionalna kvadratnom korijenu ulazne struje  $I_{IN}$ . Koeficijent proporcionalnosti između izlazne struje  $I_{OUT}$  i kvadratnog korijena ulazne struje  $I_{IN}$  kontroliše se referentnom strujom  $I_B$ . Ovo je i očekivano, jer se povećavanjem referentne struje  $I_B$ , povećava i napon baza-emitor  $V_{BE2}$  bipolarnog tranzistora  $Q_2$ , što utiče na povećanje zbira napona baza-emitor  $V_{BE3}$  i  $V_{BE4}$ , bipolarnih tranzistora  $Q_3$  i  $Q_4$ , što konačno dovodi do povećanja kolektorskih struja ovih bipolarnih tranzistora. Smanjenjem referentne struje  $I_B$  dolazi do smanjenja napona  $V_{BE2}$  i konačno se postiže smanjenje kolektorskih struja bipolarnih tranzistora  $Q_3$  i  $Q_4$ .

U analizi kola prethodno je pretpostavljeno da bipolarni tranzistori imaju beskonačno velika strujna pojačanja  $\beta$  i pri ovakvoj pretpostavci pravi se gruba aproksimacija. Uticaj baznih struja bipolarnih tranzistora na izlaznu struju se ne može zanemariti i stvarna vrijednost izlazne struje (struje kolektora tranzistora  $Q_4$ ) je:

$$I_{OUT} = I_{C4} = \sqrt{(I_{IN} - I_{B2} - I_{B3})(I_B + I_{B1} - I_{B2})}$$
(48)

Uticaj baznih struja može dovesti do značajne greške prilikom određivanja kvadratnog korijena ulazne struje. Dakle, potrebno je na neki način izvršiti redukovanje uticaja konačne vrijednosti strujnog pojačanja bipolarnih tranzistora (konačne vrijednosti baznih struja) na tačnost kola za kvadratno korjenovanje struje. U [14] je predloženo kolo koje obavlja funkciju množenja struja, sa eliminacijom uticaja baznih struja i njegova modifikovana verzija, koja obavlja funkciju kvadratnog korjenovanja ulazne struje, prikazana je na slici 19.



**Slika 19**: Električna šema kola za kvadratno korjenovanje struje sa eliminacijom uticaja baznih struja bipolarnih tranzistora, bazirano na kolu za množenje struja iz [14]

Translinearna petlja je identifikovana u tranzistorima  $Q_1$ ,  $Q_2$ ,  $Q_3$  i  $Q_4$ . Obilazeći zatvorenu konturu preko napona baza-emitor bipolarnih tranzistora  $Q_1$ ,  $Q_2$ ,  $Q_3$  i  $Q_4$  i uzimajući u obzir konačne vrijednosti baznih struja bipolarnih tranzistora, dobija se izlazna struja  $I_{OUT}$ :

$$I_{OUT} = I_{C4} = \left(\frac{\beta + 1}{\beta + 2}\right) \sqrt{\left(I_{IN} - \frac{I_{B2} + I_{B3}}{\beta + 1}\right) \left(I_B + \frac{I_{B1} - I_{B2}}{\beta + 1}\right)}$$
(49)

Bipolarni tranzistor  $Q_5$  smanjuje uticaj baznih struja tranzistora  $Q_2$  i  $Q_3$ , na kolektorsku struju tranzistora  $Q_1$ ,  $\beta + 1$  puta, a strujno ogledalo  $Q_8 - Q_9$  sa tranzistorom  $Q_6$  smanjuje uticaj baznih struja tranzistora  $Q_1$  i  $Q_2$ , na kolektorsku struju tranzistora  $Q_2$ , ( $\beta + 1$ ) puta. Dalja razmatranja greške su data u okviru poglavlja 3.4.

#### 3.3 KONVERTOR KVADRATNOG KORIJENA STRUJE U FREKVENCIJU

Pojednostavljena električna šema konvertora kvadratnog korijena struje u frekvenciju na bazi translinearne petlje sa bipolarnim tranzistorima prikazana je na slici 20.



Slika 20: Pojednostavljena električna šema konvertora kvadratnog korijena struje u učestanost na bazi translinearne petlje sa bipolarnim tranzistorima

Konvertor struje u frekvenciju, slika 20, sadrži integrator koga čine operacioni pojačavač  $OA_I$  i kondenzator  $C_I$ , komparator COMP, kao i monostabilni multivibrator (vremenska referenca) koji se okida na rastuću ivicu. Osim toga, kolo sadrži i dva referentna naponska izvora  $V_{REF1}$  i  $V_{REF2}$ , koji definišu granice punjenja i pražnjenja integracionog kondenzatora  $C_1$ . Za prikazani konvertor struje u frekvenciju neophodno je da bude ispunjen uslov  $I_{TL} > I_{IN}$ , kako bi se u periodu kada je prekidač zatvoren obazbijedilo pražnjenje integracionog kondenzatora. Dok je prekidač zatvoren integracioni kondenzator se prazni, pa napon na izlazu integratora raste, po zakonu:

$$V_{O1} = V_{REF2} + \frac{1}{C_1} (I_{TL} - I_{IN})t$$
(50)

U toku ove faze, napon na izlazu komparatora *COMP* je na niskom nivou, pa je monostabilni multivibrator u stabilnom stanju.

U slučaju kada je prekidač otvoren, integracioni kondenzator  $C_1$  se puni i napon na izlazu integratora pada do vrijednosti  $V_{REF2}$ , što dovodi do promjene naponskog nivoa sa logičke nule na logičku jedinicu na izlazu komparatora *COMP* i prelaska u kvazi-stabilno stanje vremenske reference (monostabilnog multivibratora). Trajanje kvazistabilnog stanja monostabilnog multivibratora iznosi  $T_{TR}$ . Napon na izlazu integratora se u ovom periodu mijenja po zakonu:

$$V_{O1} = V_{REF2} + \frac{1}{C_1} (I_{TL} - I_{IN}) T_{TR} - \frac{I_{IN}}{C_1} t$$
(51)

Kako se ulazna struja može smatrati konstantnom, zbog sporih promjena na izlazu senzora, napon na izlazu integratora je linearna funkcija vremena.



Slika 21: Vremenski dijagrami karakterističnih napona konvertora struje u frekvenciju prikazanog na slici 20

Na slici 21 prikazani su talasni oblici napona na izlazu integratora, komparatora i na izlazu vremenske reference, u okviru konvertora struje u frekvenciju prikazanog na slici 20. Izlaz naponske reference se uzima i za izlaz kompletnog sistema i ovaj signal je frekvencijski modulisan, odnosno informacija o vrijednosti korijena ulazne struje, sadržana je u frekvenciji ovog napona.

Koristeći relacije (50) i (51), dobija se frekvencija signala na izlazu konvertora struje u frekvenciju:

$$f = \frac{I_{IN}}{I_{TL}T_{TR}} \tag{52}$$

Posmatrajući relaciju (52), frekvencija izlaznog signala konvertora struje u učestanost može biti proporcionalna kvadratnom korijenu ulazne struje ukoliko je struja na izlazu translinearne petlje  $I_{TL}$  proporcionalna kvadratnom korijenu ulazne struje  $I_{TL} \sim \sqrt{I_{IN}}$ . Alternativno, može se odrediti kvadratni korijen ulazne struje i na ulaz konvertora struje u učestanost dovesti struja sa izlaza kola za kvadratno korjenovanje ulazne struje. U ovom master radu, izabran je prvi pristup, slika 20.

Na slici 22 data je kompletna električna šema kola za konverziju kvadratnog korijena struje u učestanost predloženog ovim master radom. Tranzistori  $Q_{12}$ ,  $Q_{13}$  i  $Q_{14}$  sa šeme na slici 22 su vezani paralelno kako bi se povećala izlazna struja iz translinearne petlje. Povećanje ove izlazne struje je korisno sa aspekta povećanja talasnosti napona na izlazu integratora, odnosno povećanja nagiba napona  $V_{OI}$ , slika 21, što pozitivno utiče na brzinu odziva komparatora, a samim tim će i ukupna greška mjernog sistema biti manja. Osim toga, na osnovu prethodno navedenog uslova  $I_{TL} > I_{IN}$ , veća vrijednost struje  $I_{TL}$  znači i veći opseg ulaznih struja za koji kolo ispravno obavlja svoju funkciju. Struja  $I_{TL}$ , na izlazu paralelno vezanih tranzistora  $Q_{12}$ ,  $Q_{13}$  i  $Q_{14}$  je:

$$I_{TL} = 3I_{C4} \tag{53}$$

Translinearnu petlju čine bipolarni tranzistori  $Q_1$ ,  $Q_2$ ,  $Q_3$  i  $Q_4$ . Zanemarujući uticaj baznih struja bipolarnih tranzistora, a na osnovu relacija (47) i (53), struja na izlazu translinearne petlje je:

$$I_{TL} = 3\sqrt{I_B I_{IN}} \tag{54}$$

Na osnovu relacija (52) i (54) moguće je dobiti konačan izraz za frekvenciju napona na izlazu kola:

$$f = \frac{\sqrt{I_{IN}}}{3\sqrt{I_B}} \frac{1}{T_{TR}}$$
(55)

Na osnovu prethodne relacije očigledno je da je frekvencija signala na izlazu kola direktno proporcionalna kvadratnom korijenu ulazne struje. Osjetljivost sistema se može podešavati odabirom referentne struje  $I_B$  i trajanja kvazistabilnog stanja  $T_{TR}$  monostabilnog multivibratora. Povećanjem referentne struje  $I_B$  smanjuje se osjetljovst sistema, međutim, povećanje ove struje dovodi do povećanja struje translinearne petlje  $I_{TL}$ , a samim tim i do povećanja talasnosti napona na izlazu integratora i povećanja opsega ulaznih struja. Redukovanje trajanja kvazistabilnog stanja monostabilnog multivibratora  $T_{TR}$  dovodi do

povećanja osjetljivosti, kao i do veće vrijednosti frekvencije signala na izlazu mjernog sistema.

Bipolarni tranzistori  $Q_{15} - Q_{20}$  čine kaskodno strujno ogledalo sa dva izlaza i obezbjeđuje prenos ulazne struje do translinerane petlje, tj. kola za kvadratno korjenovanje struje, kao i do ulaza konvertora struje u frekvenciju. Kaskodna strujna ogledala odabrana su zbog veće izlazne otpornosti, tj. bolje uparenosti ulazne i izlazne struje. Bipolarni tranzistori  $Q_1 - Q_{11}$  čine kolo za računanje kvadratnog korijena struje sa smanjenjem greške uzrokovane konačnim strujnim pojačanjem bipolarnog tranzistora  $\beta$ . Zatvorena translinearna petlja se može uočiti, obilaskom konture preko napona baza-emitor bipolarnih tranzistora  $Q_1 - Q_4$ . U okviru translinearne petlje sa kompenzacijom baznih struja postoje i dva jednostavna strujna ogledala  $Q_8 - Q_9$  i  $Q_{10} - Q_4$ . Strujno ogledalo  $Q_8 - Q_9$  obezbjeđuje da bazna struja tranzistora  $Q_6$  bude mnogo manja od bazne struje  $Q_2$ , zbog čega je njen uticaj na struju kolektora tranzistora  $Q_2$  zanemarljiv [14]. Strujno ogledalo  $Q_{10} - Q_4$  postoji zbog simetričnosti kola i preslikavanja struje kolektora tranzistora  $Q_4$  na izlaz. Tranzistor  $Q_{11}$  je diodno vezan i obezbjeđuje pravilan rad desne grane translinearne petlje. Tranzistor  $Q_5$ , sa tranzistorom  $Q_2$  predstavlja Darlington-ov par, i smanjuje uticaj bazne struje tranzistora  $Q_2$  i  $Q_3$  na ulaznu struju u translinearnu petlju. U ovom slučaju je uticaj struje baze tranzistora  $Q_2$ i  $Q_3$  na kolektorsku struju tranzistora  $Q_1$ , ( $\beta + 1$ ) puta manji u odnosu na translinearnu petlju sa slike 18.



Slika 22: Kompletna šema preloženog kola za konverziju korijena struje u učestanost

Paralelno vezani bipolarni tranzistori  $Q_{12} - Q_{14}$  omogućavaju multiplikaciju struje sa izlaza translinearne petlje i ostvarivanje veće struje ITL. Struje kolektora svakog od tranzistora su jednake, zbog jednakih napona baza-emitor ovih tranzistora. Kontrolabilnost konvertora kvadratnog korijena struje u frekvenciju, postiže se promjenom referentne struje IB i/ili trajanja kvazistabilnog stanja monostabilnog multivibratora  $T_{TR}$ . Dva flip-flopa i brojač formiraju monostabilni multivibrator i obezbjeđuju vremensku referencu. Na trajanje vremenske reference se utiče odabirom izlaza brojača. Jedan od izlaza brojača vodi se na R (reset) ulaz flip-flop-a FF<sub>1</sub>. Na S (set) ulaz flip-flop-a FF<sub>1</sub> dovodi se izlaz komparatora. U toku punjenja integracionog kondenzatora  $C_1$ , na izlazu komparatora je logička nula. Flipflop  $FF_1$  još uvijek nema uslov za setovanje. Prekidač  $S_1$  je zatvoren, dok je prekidač  $S_2$ otvoren. Dok je flip-flop FF1 resetovan, brojač ne može da broji, tj. u drži se u resetovanom stanju. Kada vrijednost napona na izlazu integratora padne ispod referentnog napona  $V_{REF2}$ , napon na izlazu komparatora dobija vrijednost logičke jedinice, što set-uje flip-flop FF1. Dolazi i do set-ovanja flip-flop-a  $FF_2$ . Prekidač  $S_1$  se otvara, a prekidač  $S_2$  se zatvara. Setovanje flip-flop-a FF2 dovodi i do početka brojanja brojača. Kada brojač odbroji do zadate vrijednosti (stanje odgovarajućeg izlaza brojača se prvi put mijenja sa logičke nule na logičku jedinicu), flip-flop  $FF_1$  se reset-uje, što izaziva završetak kvazistabilnog stanja monostabilnog multivibratora. Zaključuje se da  $T_{TR}$  zavisi od odabira izlaza brojača koji se vodi na R (reset) priključak flip-flop-a FF<sub>1</sub>.

Predloženo rješenje konvertora kvadratnog korijena struje u frekvenciju u potpunosti je realizovano u diskretnoj tehnici, zbog problema realizacije datog dizajna u integrisanoj tehnologiji. Integrisana BiCMOS tehnologija je značajno skuplja od standardnog CMOS procesa. Iako je u standardnom CMOS procesu moguće realizovati bipolarne tranzistore, njihovo korišćenje u predloženom konvertoru kvadratnog korijena struje u frekvenciju nema previše smisla. Naime, u standardnom CMOS-u postoje dva tipa bipolarnih tranzistora: vertikalni i lateralni. Prvo ograničenje vertikalnih bipolarnih tranzistora je nisko strujno pojačanje  $\beta$  (5-10). Ovako nisko strujno pojačane bi dovelo do velike greške u translinearnoj petlji. Drugi problem vertikalnih bipolarnih tranzistora u standardnoj CMOS tehnologiji je to što je zbog same strukture ovog bipolarnog tranzistora, neophodno njegov kolektor vezati na neko od napajanja. Iz dizajna predloženog master radom, je očigledno da zbog ovog ograničenje u pogledu vezivanja kolektora bipolarnog tranzistora, ali ovaj tranzistor i dalje ima veoma malu vrijednost strujnog pojačanja.

#### 3.4 ANALIZA GREŠKE

Struja  $I_{TL}$ , generisana na izlazu translinearne petlje, je izračunata zanemarujući konačno strujno pojačanje bipolarnih tranzistora  $\beta$ . U realnim uslovima, pojačanje bipolarnog tranzistora ima konačnu vrijednost zbog čega dolazi do greške. Posredstvom kaskodnog strujnog ogledala, ulazna struja se do translinearne petlje i ulaza u konvertor struje u frekvenciju ne prenosi idealno. U kaskodnom strujnom ogledalu se, takođe, zbog konačne vrijednosti strujnog pojačanja bipolarnog tranzistora, pravi određena greška.

Nivo greške u mjernom sistemu biće okarakterisan relativnom greškom, koja se računa prema sljedećoj relaciji:

$$\delta = \frac{|x - x_t|}{x_t} \tag{56}$$

gdje je x stvarna vrijednost mjerene veličine, a  $x_t$  idealna (tačna) vrijednost mjerene veličine.

Računajući izlazne struje kaskodnog strujnog ogledala, slika 22, uzimajući u obzir konačnu vrijednost strujnog pojačanja bipolarnih tranzistora, odnosno postojanje baznih struja, dobija se odnos izlaznih i ulazne struje strujnog ogledala:

$$I_{OUTs} = \frac{1}{1 + \frac{6\beta + 3}{\beta^2}} I_{IN}$$
(57)

Idealno, izlazna struja strujnog ogledala je  $I_{OUTs} = I_{IN}$ .Na osnovu relacija (56) i (57), za relativnu grešku  $\delta_s$  koja se pravi u strujnom ogledalu, dobija se:

$$\delta_s = \frac{1}{1 + \frac{\beta^2}{6\beta + 3}} \tag{58}$$

Za smanjenje relativne greške u strujnom ogledalu, neophodno je dovoljno veliko strujno pojačanje bipolarnih tranzistora  $\beta$ . Pored uticaja ograničene vrijednosti strujnog pojačanja, na grešku u strujnom ogledalu utiče i *Early*-jev efekat. Napon kolektor-emitor utiče na vrijednost kolektorske struje bipolarnog tranzistora, odnosno bipolarni tranzistor ima konačnu izlaznu otpornost. Upravo u cilju smanjena ove greške, korišćena su kaskodna strujna ogledala, zbog povećanja izlazne otpornosti strujnog ogledala, tj. smanjenja varijacija napona kolektor-emitor na tranzistorima  $Q_{16}$  i  $Q_{17}$  u strujnom ogledalu.

Na osnovu izraza za struju na izlazu translinearne petlje za slučaj beskonačno velike vrijednosti strujnog pojačanja bipolarnih tranzistora (idealna vrijednost) i za slučaj konačne

vrijednosti strujnog pojačanja bipolarnih tranzistora (realna vrijednost) definisanih relacijama (47) i (49), respektivno, relativna greška  $\delta_{t1}$ , koja nastaje u translinearnoj petlji iznosi:

$$\delta_{t1} = 1 - \left(\frac{\beta + 2}{\beta + 1}\right) \sqrt{\frac{I_B I_{IN}}{\left(I_{IN} - \frac{I_{B2} + I_{B3}}{\beta + 1}\right)\left(I_B + \frac{I_{B1} - I_{B2}}{\beta + 1}\right)}$$
(59)

Prethodna relacija se odnosi na translinearnu petlju sa kolom za eliminaciju uticaja baznih struja. U slučaju da ovo kolo nije implementirano, odgovarajuća relativna greška, na osnovu relacija (47), (48) i (56), iznosi:

$$\delta_{t2} = 1 - \sqrt{\frac{I_B I_{IN}}{(I_{IN} - I_{B2} - I_{B3})(I_B - I_{B1} - I_{B2})}}$$
(60)

Može se uočiti da je uticaj baznih struja  $I_{B1}$ ,  $I_{B2}$  i  $I_{B3}$  na struje  $I_{IN}$  i  $I_B$  redukovan faktorom ( $\beta$  + 1), relacije (59) i (60). Dakle, jasno je da je uticaj konačne vrijednosti strujnih pojačanja bipolarnih tranzistora, odnosno, uticaj konačne vrijednosti baznih struja, na izlaznu struju translinearne petlje, u velikoj mjeri redukovan.

Na grešku utiču i varijacije struje koje pune integracioni kondenzator. Kako bi se dobila idealno linearna funkcija na izlazu kondenzatora, ulazna struja treba da bude konstantna. Ipak, postoje male promjene ulazne struje, pa na izlazu integratora postoje odstupanja od linearne zavisnosti napona od vremena. Kao posljedica, dolazi do pomjeranja vremena okidanja komparatora i greške u frekvenciji izlaznog signala. U ovom slučaju, podrazumijeva se da je na ulazu sistema sporo promjenljiva veličina čija vrijednost je približno konstantna u okviru intervala integracije.

#### **3.5 TEMPERATURNA STABILNOST**

Vremenska referenca se generiše pomoću eksternog *clock* signala. U okviru sistema moguće je koristiti i kristal kvarca, čija je izlazna frekvencija veoma stabilna i temperaturno nezavisna. Analizirajući vrijednost izlazne frekvencije izraženu relacijom (55), može se primijetiti da ne figuriše veličina koja je zavisna od temperature. Navedeno je da je vremenska referenca  $T_{TR}$  temperaturno stabilna. U predloženom kolu, referentna struja  $I_B$  se generiše pomoću polarizacionog napona  $V_B$  i otpornika i izražena je kao:

$$I_B = \frac{V_{CC} - V_B}{R} \tag{61}$$

Otpornost *R*, pomoću koje se generiše referentna struja  $I_B$ , zavisi od temperature i temperaturni koeficijent otpornika može biti pozitivan ili negativan. Formula kojom se izražava promjena otpornosti sa temperaturom je:

$$R = R_0 (1 + \alpha (T - T_0)) \tag{62}$$

gdje je  $R_0$  otpornost na temperaturi  $T_0$ . Temperaturni koeficijent  $\alpha$ , u zavisnosti od kvaliteta otpornika može biti  $\pm 5 \ ppm/^\circ$ C do  $\pm 350 \ ppm/^\circ$ C, za karbon-filmske otpornike, korišćene prilikom ekperimentalne realizacije. Pored uticaja otpornosti na temperaturnu stabilnost, postoji i uticaj bipolarnih tranzistora. U realnom slučaju, referentna struja na izlazu translinearne petlje nije ona data relacijom (54), za koju je dobijena izlazna frekvencija u relaciji (55). Stvarna vrijednost struje na izlazu translinearne petlje data je relacijom (49). Struja u relaciji (49) zavisi od baznih struja bipolarnog tranzistora i strujnog pojačanja bipolarnog tranzistora  $\beta$ , na šta utiču promjene temperature. Ovaj uticaj je, zbog faktora  $(1 + 1/\beta)/(1 + 2/\beta)$ , veoma mali zbog male relativne promjene  $1/\beta$ . Strujno pojačanje bipolarnog tranzistora  $\beta$  raste sa temperaturom, odnosno ima pozitivan temperaturni koeficijent [21]. Iz prethodne analize, zaključuje se da je uticaj promjena temperature na izlaznu frekvenciju zanemarljiv, što će biti pokazano u nastavku kroz odgovarajuće simulacije.

# Poglavlje 4. Rezultati simulacija i eksperimentalni rezultati

#### 4.1 REZULTATI SIMULACIJA

Predloženi konvertor kvadratnog korijena struje u frekvenciju na bazi translinearne petlje sa bipolarnim tranzistorima je projektovan upotrebom *LTspice* softverskog alata za projektovanje i simulaciju rada elektronskih kola. *LTspice* softverski alat omogućava upotrebu modela realnih komponenti, za simulaciju dizajna. Simulacijama je potvrđeno pravilno funkcionisanje kola, kao i mogućnost ostvarivanja male relativne greške, prije eksperimentalne verifikacije dizajna. Pomoću *LTspice*-a izvršen je i odabir odgovarajućih parametara kako bi se dobile što optimalnije performanse kola. U ovoj fazi istraživanja, ispitana je i temperaturna stabilnost kola.

Napon napajanja kola je  $V_{CC} = 3$  V, dok je frekvencija takt impulsa  $f_{clk} = 2.5$  MHz. Sve simulacije su rađene za osmi izlaz brojača ( $N_{BC}$ =128) i za struju  $I_B = 200 \mu$ A. Na slici 23 prikazana je zavisnost frekvencije *f* izlaznog signala od ulazne struje  $I_{IN}$  za opseg ulaznih struja od 0 do 500  $\mu$ A, dobijena simulacijama. Na slici 24 prikazana je zavisnost frekvencije *f* izlaznog signala od kvadratnog korijena ulazne struje  $I_{IN}$  za opseg ulaznih struja od 0  $\mu$ A do 500  $\mu$ A, dobijena simulacijama. Na slici 25 prikazana je relativna greška sistema određena na osnovu relacije:

$$E_R[\%] = 100 \frac{f_{measured} - f_{calculated}}{f_{calculated}}$$
(63)

Pri čemu je  $f_{measured}$  frekvencija signala na izlazu konvertora dobijena simulacijama, dok je  $f_{calculated}$  frekvencija signala na izlazu konvertora dobijena računskim putem. Relativna greška, u simulacijama, ne prelazi 1 % za vrijednosti ulazne struje od 2 µA do 500 µA.



Slika 23: Zavisnost frekvencije f signala na izlazu konvertora kvadratnog korijena struje u učestanost od ulazne struje  $I_{IN}$ 



Slika 24: Zavisnost izlazne frekvencije f konvertora kvadratnog korijena struje u učestanost od kvadratnog korijena ulazne struje  $I_{IN}$ 



Slika 25: Relativna greška E<sub>R</sub> konvertora kvadratnog korijena struje u učestanost u funkciji ulazne struje I<sub>IN</sub>

Uz pomoć *LTSpice*-a verifikovana je i temperaturna stabilnost dizajna. Na slici 26 su prikazani odgovarajući rezultati temperaturne analize. Može se primjetiti jako mala zavisnost izlazne frekvencije od temperature. Simulacije su odrađene za temperaturni opseg 0 - 50°C, sa korakom od 5°C, odnosno, odrađene su simulacije u 11 tačaka. Simulacije su rađene za različite vrijednosti ulazne struje  $I_{IN}$ , za 20 µA, 200 µA i 350 µA. Maksimalna greška u punom opsegu temperature iznosi 0.36 % za sve vrijednosti ulazne struje. Frekvencija signala na izlazu konvertora kvadratnog korijena struje u učestanost se u maloj mjeri mijenja sa temperaturom, što je i analitički pokazano u prethodnom poglavlju. Treba napomenuti da se može postići još veći stepen temperaturne stabilnosti sistema upotrebom temperaturno stabilisane struje reference  $I_B$ .

Na slici 27 data je zavisnost disipacije snage od ulazne struje  $I_{IN}$  u opsegu od 2  $\mu$ A do 500  $\mu$ A. Simulacija pri kojoj je računata vrijednost snage disipacije u kolu, odrađena je za jedan izlaz brojača, tj. za osmi izlaz (N=128). Disipacija snage je u opsegu od 9.2 mW do 15.1 mW. Kada su u pitanju korišćena integrisana kola, najviše troše operacioni pojačavači, tipa MCP6021, čija *quiescent* struja ima maksimalnu vrijednost od 1mA [23]. Ostala integrisana kola imaju manju potrošnju i to: 200  $\mu$ A za komparator TLC352 [26],

maksimalno 100  $\mu$ A za brojač CD4040 [28] i maksimalno 30  $\mu$ A za D flip-flop CD4013B [29]. Prilikom dizajna kola, kako bi se dobila što manja snaga disipacije, potrebno je obratiti pažnju na generisanje referentnih napona  $V_{REF1}$  i  $V_{REF2}$ . Ukoliko se ovi naponi generišu jednostavnim razdjelnikom napona, onda je potrebno odabrati dovoljno velike vrijednosti otpornosti, kako bi se smanjila struja koja se troši na ovu granu, što dovodi do manje disipacije snage.



**Slika 26**: Zavisnost frekvencije izlaznog signala konvertora kvadratnog korijena struje u učestanost od temperature, za vrijednosti ulazne struje  $I_{IN}$  20  $\mu$ A, 200  $\mu$ A i 350  $\mu$ A

Disipacija snage je funkcija ulazne struje i to kombinacija kvadratno-korijenske i linearne zavisnosti. Dominanta je linearna zavisnost disipacije snage u kolu od ulazne struje. Oblik karakteristike je očekivan i disipacija snage u konvertoru raste sa porastom ulazne struje.

Rezultati simulacija pokazuju odlično poklapanje sa matematičkim modelima, tj. postoji dobro poklapanje između izračunatih i simuliranih rezultata i pokazuju dobru tačnost, što je omogućilo sledeći korak u dizajnu, tj. eksperimentalnu verifikaciju predloženog rješenja.



Slika 27: Zavisnost disipacije snage P<sub>D</sub> konvertora kvadratnog korijena struje u frekvenciju od ulazne struje I<sub>IN</sub>

#### **4.2 MEASUREMENT SETUP**

Predloženi konvertor kvadratnog korijena struje u učestanost na bazi translinearne petlje sa bipolarnim tranzistorima realizovan je u diskretnoj tehnici. Korišćene su aktivne i pasivne diskretne komponente, povezane metalizacijama i zalemljene na eksperimentalnoj ploči.

Napajanje konvertora kvadratnog korijena struje u učestanost obezbjeđuje se kolom prikazanim na slici 28. Kolo se sastoji od regulatora napona LM317 [22], kojim se pomoću otpornika  $R_2 = 220\Omega$  i potenciometra  $R_1$ , uz dodatnu naponsku stabilizaciju pomoću elektrolitskih kondenzatora  $C_1$ ,  $C_3$  i keramičkih kondenzatora  $C_2$ ,  $C_4$ , obezbjeđuje napon od 3 V. Obično se na ulaz i na izlaz postavljaju kondenzatori tako da jedan ima manju, a jedan veću vrijednost kapacitivnosti. Kondenzator manje vrijednosti kapacitivnosti se brže puni i prazni i zbog toga je pogodan za filtriranje visoko-frekventnog šuma koji se može naći u naponu napajanja. Kondenzator veće kapacitivnosti akumulira veću količinu naelektrisanja na svojim krajevima, pa je zbog toga pogodan kada dolazi do većih promjena struje u opterećenju i filtrira šum na nižim učestanostima. Preporučena minimalna naponska razlika između ulaznog i izlaznog pina regulatora LM317 je  $(V_{IN} - V_{OUT})_{min} = 3$  V. Napon  $V_{EXT}$  na slici 28, dobija se iz stabilisanog izvora napajanja RIGOL DP832A i iznosi 9 V.

Kod regulatora napona LM317 napon između *OUT* i *ADJ* pina iznosi  $V_{REF} = 1.25$  V. Prema tome, napon na izlazu regulatora se računa prema relaciji [22]:

$$V_{CC} = V_{REF} \left( 1 + \frac{R_1}{R_2} \right) \tag{64}$$



Slika 28: Šema kola za generisanje napona  $V_{CC}$ 

Odabirom otpornika  $R_2$  i potenciometra  $R_1$ , jednostavno se može podešavati napon napajanja kola. Realizacije strujnih izvora  $I_B$  i  $I_{IN}$  sa slike 22, čije je struje potrebno varirati kako bi se uspješno obavila mjerenja, prikazane su na slici 29.

U kolu strujnog ponora tj. izvora sa slike 29, preko bipolarnog tranzistora ostvarena je negativna povratna sprega i naponi na ulazima operacionih pojačavača su jednaki,  $V^+ = V^-$ . Zbog ovoga, struja emitora npn bipolarnog tranzistora u strujnom ponoru sa slike 22 je:

$$I_{E_{npn}} = \frac{V_{B1}}{R_1}$$
(65)

dok je struja emitora pnp bipolarnog tranzistora:

$$I_{E_{pnp}} = \frac{V_{CC} - V_{B1}}{R_7}$$
(66)



Slika 29: Električne šeme strujnog ponora i strujnog izvora za generisanje struja  $I_{IN}$  i  $I_B$ 

Uz dovoljno veliko strujno pojačanje bipolarnih tranzistora  $\beta$ , važi  $I_{IN} \approx I_{E_{npn}}$  i  $I_B \approx$  $I_{E_{pnp}}$ . Vrijednosti napona  $V_{B1}$  i  $V_{B2}$  se definišu razdjelnikom napona, formiranog otpornicima  $R_3, R_5$  i  $R_2, R_4$ , respektivno. Upotrebom potenciometara  $R_3$  i  $R_4$  ostvaruje se mogućnost podešavanja struja I<sub>IN</sub> i I<sub>B</sub>. U sklopu implementacije eksperimentalnog rješenja, korišćeni su karbon filmski otpornici. Odabrane su otpornici sledećih nominalnih vrijednosti:  $R_1 = 1 \text{ k}\Omega$ ,  $R_2 = 47 \text{ k}\Omega$ ,  $R_5 = 47 \text{ k}\Omega$ ,  $R_6 = 4.7 \text{ k}\Omega$  i  $R_7 = 4.7 \text{ k}\Omega$ , dok su potenciometri  $R_3 = 10 \text{ k}\Omega$  i  $R_4 = 50 \text{ k}\Omega$ . Odabrana je i optimalna vrijednost integracionog kondenzatora i ona iznosi  $C_l = 10$  nF. Koriste se još dva referentna napona na ulazu integratora i na ulazu komparatora. Referentni napon na ulazu integratora je  $V_{REF1} = 2$  V, dok je referentni napon na ulazu komparatora  $V_{REF2} = 0.5$  V. Oba napona se generišu pomoću razdjelnika napona, prikazabog na slici 30. Otpornosti u okviru razdjelnika napona se biraju poštujući odnos  $R_9 = 2R_8$  i  $R_{10} = 5R_{11}$ . U sklopu razdjelnika napona moguće je odabrati veće vrijednosti otpornosti, kako bi se smanjila potrošnja, odnosno struja u okviru ove grane. Na izlazima razdjelnika napona je, u slučaju manjeg opterećenja u narednom stepenu, moguće korisistiti i buffer. Međutim, kako je naredni stepen u ovom slučaju operacioni pojačavač, koji ima veliku ulaznu otpornost, stepen sa buffer-om nije potreban.

Kompletna šema kola za konverziju kvadratnog korijena struje u frekvenciju u diskretnoj tehnici prikazana je na slici 31. Svi npn bipolarni tranzistori u okviru datog *measurement setup*-a su istog modela i to BC337-40 [24]. Ovaj model bipolarnog tranzistora ima strujno pojačanje između 250 i 600, prema specifikaciji. Model pnp bipolarnih tranzistora korišćenih u dizajnu je BC327-40 [25]. Prema specifikaciji, strujno pojačanje

ovog tranzistora je kao i kod npn modela, između 250 i 600. Iz specificiranih vrijednosti se zaključuje da varijacije u strujnom pojačanju ovih bipolarnih tranzistora mogu biti velike. Zbog toga je bitno, prilikom sastavljanja strujnog ogledala, dobro upariti odgovarajuće tranzistore.



Slika 30: Električna šema razdjelnika napona za generisanje referentnih napona

U okviru kompletnog *measurement setup*-a iskorišćena su i tri operaciona pojačavača, model MCP6021 [23]. Dati operacioni pojačavač je visoko-precizni, *rail-to-rail* operacioni pojačavač. Odabran je *rail-to-rail* operacioni pojačavač zbog mogućnosti generisanja niskih malih vrijednosti struja.

U okviru konvertora struje u učestanost iskorišćen je komparator TLC352 [26]. Na izlazu komparatora je i *pull-up* otpornik  $R_6$ , koji je izabran slično kao u datoj specifikaciji komparatora. Model prekidača je CD4066 [27], pri čemu se u okviru integrisanog kola nalaze četiri bilateralna prekidača, tako da je dovoljno koristiti jedno integrisano kolo za predloženo rješenje. Dužina trajanja vremenske reference, odnosno kvazistabilnog stanja monostabilnog multivibratora, kontroliše se odabirom izlaza brojača CD4040 [28], koji se vodi na flip-flop CD4013B. U jednom integrisanom kolu su oba flip-flopa korišćena prilikom implementacije predloženog dizajna.

*Clock* signal je generisan pomoću generatora proizvoljnih talasnih oblika *PeakTech* P 4125. Generisan je pravougaoni signal *duty cycle*-a 50 % i frekvencije 2.5 MHz. Mjerenja jednosmjernih veličina u kolu izvršena su pomoću digitalnog multimetra Rigol DM3085E. Digitalni multimetar Rigol DM3085E ima i mogućnost mjerenja frekvencije, pa je korišćen i za potrebe mjerenja frekvencije izlaznog signala. Naponi  $V_{C1}$ ,  $V_{COMP}$  i  $V_{OUT}$ , redom, izlaz integratora, komparatora i izlaz jednog od flip-flop-ova u sklopu konvertora struje u frekvenciju, snimani su osciloskopom Rigol DS1074.



Slika 31: Detaljna električna šema predloženog kola za konverziju korijena struje u učestanost u diskretnoj tehnici

#### **4.3 REZULTATI MJERENJA**

Mjerenja su izvršena za tri različita izlaza brojača, tj. za tri različite vrijednosti vremenske reference. Vremenska referenca se podešava odabirom izlaza brojača i odabrani su sedmi, osmi i deveti izlaz brojača, odnosno vrijednosti do kojih brojač broji su 64, 128 i 256 respektivno. Za svaku od vrijednosti vremenskih referenci vršena su mjerenja frekvencije signala na izlazu kola, za opseg ulaznih struja od 2 µA do 500 µA, u 52 tačke. Veoma je bitno odabrati referentnu struju tako da u okviru odabranog opsega integrator bude na samoj granici zasićenja. Na ovaj način se dobija maksimalna talasnost napona na izlazu integratora, pa samim tim i optimalan rad konvertora kvadratnog korijena struje u frekvenciju.

Na slikama 32-36 prikazani su talasni oblici napona na izlazu konvertora kvadratnog korijena struje u učestanost, na izlazu komparatora i na izlazu integratora, za različite vrijednosti referentne struje i za različite vrijednosti vremenske reference. Podaci dobijeni sa osciloskopa su dodatno filtrirani, kako bi se smanjio uticaj kvantizacionog šuma osciloskopa na prikaz. Sa slika 32-36, zaključuje se da integrator obavlja pravilno svoju funkciju. Na ulazu sistema je konstantna struja, te očekujemo da se napon na izlazu integratora mijenja po linearnom zakonu. Napon na izlazu integratora se ponaša u skladu sa relacijama (48) i (50).

Napon sa izlaza integratora se poredi sa referentnim naponom  $V_{REF2}$ , pomoću komparatora, te očekivano, na izlazu komparatora dobijamo impulse, veoma kratkog trajanja. Na izlazu konvertora kvadratnog korijena struje u učestanost, dobija se povorka pravougaonih impulsa, čija frekvencija se mijenja sa promjenom vrijednosti ulazne struje. Bitno je primjetiti, sa slika 32-36, kako se sa povećanjem referentne struje  $I_B$  mijenja osjetljivost konvertora. Sa povećanjem referentne struje  $I_B$  smanjuje se osjetljivost, pa se u ovom slučaju, za istu ulaznu struju, na izlazu dobija niža frekvencija, što je u skladu sa relacijom (55). Prema relaciji (55) i povećanje odabranog izlaza brojača, odnosno povećanje vremenske reference će takođe dovesti do smanjenja osjetljivosti, što je takođe moguće uočiti na slikama 32-36.

Temperaturnu stabilnost kola nije moguće verifikovati eksperimentalno, zbog nedostatka laboratorijske opreme.



**Slika 32**: Talasni oblici napona, redom (odozgo prema dolje na svakom od grafika), na izlazu integratora, na izlazu komparatora i na izlazu konvertora kvadratnog korijena struje u frekvenciju, za sedmi izlaz brojača ( $N_{BC} = 64$ ) i referentnu struju od 325 µA. Ulazne struje su: a) 50 µA, b) 100 µA, c) 200 µA, d) 300 µA.



**Slika 33**: Talasni oblici napona, redom (odozgo prema dolje na svakom od grafika), na izlazu integratora, na izlazu komparatora i na izlazu konvertora kvadratnog korijena struje u frekvenciju, za osmi izlaz brojača ( $N_{BC} = 128$ ) i referentnu struju od 160 µA. Ulazne struje su: a) 50 µA, b) 100 µA, c) 200 µA, d) 300 µA.



**Slika 34**: Talasni oblici napona, redom (odozgo prema dolje na svakom od grafika), na izlazu integratora, na izlazu komparatora i na izlazu konvertora kvadratnog korijena struje u frekvenciju, za osmi izlaz brojača ( $N_{BC} = 128$ ) i referentnu struju od 180 µA. Ulazne struje su: a) 50 µA, b) 100 µA, c) 200 µA, d) 300 µA.



**Slika 35**: Talasni oblici napona, redom (odozgo prema dolje na svakom od grafika), na izlazu integratora, na izlazu komparatora i na izlazu konvertora kvadratnog korijena struje u frekvenciju, za osmi izlaz brojača ( $N_{BC} = 128$ ) i referentnu struju od 210 µA. Ulazne struje su: a) 50 µA, b) 100 µA, c) 200 µA, d) 300 µA.



**Slika 36**: Talasni oblici napona, redom (odozgo prema dolje na svakom od grafika), na izlazu integratora, na izlazu komparatora i na izlazu konvertora kvadratnog korijena struje u frekvenciju, za deveti izlaz brojača ( $N_{BC} = 256$ ) i referentnu struju od 105 µA. Ulazne struje su: a) 50 µA, b) 100 µA, c) 200 µA, d) 300 µA.

Na slici 37 prikazana je zavisnost frekvencije izlaznog signala konvertora kvadratnog korijena struje u učestanost, od ulazne struje, za različite vrijednosti vremenske reference. Osim izmjerene, prikazane su i izračunate vrijednosti frekvencije, relacija (55). Sa grafika sa slike 37 uočava se dobro poklapanje sa matematičkim modelima.

Na slici 38 prikazana je zavisnost frekvencije izlaznog signala konvertora kvadratnog korijena struje u učestanost od kvadratnog korijena ulazne struje, za različite vrijednosti vremenske reference. Sa ovog grafika se može uočiti linearna zavisnost izlazne frekvencije od korijena ulazne struje, sa dobrim poklapanjem sa izračunatim rezultatima. Takođe, može se zaključiti da se osjetljivost sistema povećava sa smanjenjem trajanja vremenske reference.

Na slici 39 prikazana je zavisnost frekvencije izlaznog signala konvertora kvadratnog korijena struje u učestanost od kvadratnog korijena ulazne struje, za različite vrijednosti referentne struje u translinearnoj petlji. Sa date slike se može uočiti da se osjetljivost sistema povećava sa smanjenjem referentne struje, što je u skladu sa matematičkim modelima. Na slici 39 varirana je vrijednost vremenske reference i za svaku od vrijednosti odabrana maksimalna vrijednost referentne struje.



**Slika 37**: Zavisnost frekvencije *f* izlaznog signala konvertora kvadratnog korijena struje u učestanost od ulazne struje  $I_{IN}$  za različite vrijednosti vremenske reference, pri referentnim strujama od 105 $\mu$ A za deveti izlaz brojača (256), 180  $\mu$ A za osmi izlaz brojača (128) i 325  $\mu$ A za sedmi izlaz brojača (64)



**Slika 38**: Zavisnost frekvencije f izlaznog signala konvertora kvadratnog korijena struje u učestanost od kvadratnog korijena ulazne struje  $I_{IN}$  za različite vrijednosti vremenske reference, pri referentnim strujama od  $105\mu A$  za deveti izlaz brojača (256), 180  $\mu A$  za osmi izlaz brojača (128) i 325  $\mu A$  za sedmi izlaz brojača (64)



**Slika 39**: Zavisnost frekvencije *f* izlaznog signala konvertora kvadratnog korijena struje u učestanost od kvadratnog korijena ulazne struje  $I_{IN}$  za osmi izlaz brojača ( $N_{BC} = 128$ ), pri različitim vrijednostima referentne struje

Na slikama 40 i 41 prikazani su grafici relativne greške izmjerene frekvencije izlaznog signala u odnosu na izračunatu frekvenciju, u zavisnosti od ulazne struje, relacija (63). Relativna greška je za svaku od vrijednosti referentnih struja i za svaku od vrijednosti vremenske reference, manja od 0.5 % u opsegu ulaznih struja od 10  $\mu$ A do 500  $\mu$ A. Smanjivanjem vrijednosti vremenske reference povećava se osjetljivost sistema, ali se negativno utiče na relativnu grešku, pogotovo za male vrijednosti ulazne struje.

Sa slike 40 se zaključuje da su najbolji rezultati postignuti za vrijednost na izlazu brojača  $N_{BC} = 128$  i za maksimalnu vrijednost referentne struje, tako da integrator ne ide u zasićenje. Za ovako odabrane parametre, relativna greška ne prelazi 1 % za opseg struja od 2  $\mu$ A do 500  $\mu$ A.

Na slici 41 prikazani su grafici relativne greške, za osmi izlaz brojača ( $N_{BC} = 128$ ) i za različite vrijednosti referentne struje. Smanjivanjem referentne struje, dolazi do povećanja osjetljivosti, ali se smanjuje talasnost napona na integratoru i greška raste. U ovom slučaju, greška je manja od 1 % za vrijednosti ulazne struje od 5 µA do 500 µA.



**Slika 40**: Relativna greška izmjerene frekvencije izlaznog signala u odnosu na frekvenciju koja se dobija računskim putem za različite vrijednosti vremenske reference, pri referentnim strujama od  $105\mu A$  za deveti izlaz brojača (256),  $210 \ \mu A$  za osmi izlaz brojača (128) i  $325 \ \mu A$  za sedmi izlaz brojača (64)



Slika 41: Relativna greška izmjerene frekvencije izlaznog signala u odnosu na frekvenciju koja se dobija računskim putem za različite vrijednosti referentne struje, za  $N_{BC} = 128$ 

Na slici 42 prikazana je zavisnost disipacije snage u kolu od ulazne struje. Disipacija snage u kolu je u opsegu od 11.5 mW do 18.3 mW. Oblik karakteristike prikazane na slici 42 se poklapa sa oblikom karakteristike date na slici 27 dobijene simulacijama. Disipacija snage mjerena na eksperimentalnom prototipu i datom *measurement setup*-u je oko 20 % veća u odnosu na disipaciju snage određenu uz pomoć simulacija.

Opseg frekvencija signala dobijenog na izlazu konvertora kvadratnog korijena struje u učestanost zavisi od odabrane referentne struje i odabrane vremenske reference i iznosi:

- 1.795 kHz 17.016 kHz za sedmi izlaz brojača ( $N_{BC} = 64$ ) i za maksimalnu referentnu struju 325  $\mu$ A
- 0.876 kHz 10.254 kHz za osmi izlaz brojača ( $N_{BC} = 128$ ) i za maksimalnu referentnu struju 210  $\mu$ A
- 0.587 kHz 7.47 kHz za deveti izlaz brojača ( $N_{BC} = 256$ ) i za maksimalnu referentnu struju 105  $\mu$ A



Slika 42: Disipacija snage u kolu u zavisnosti od ulazne struje

Slijedi da je osjetljivost predloženog rješenja konvertora kvadratnog korijena struje u učestanost:

- 22.533 kHz /  $\sqrt{mA}$  za sedmi izlaz brojača ( $N_{BC} = 64$ ) i za maksimalnu referentnu struju 325  $\mu A$
- 13.883 kHz /  $\sqrt{mA}$  za osmi izlaz brojača ( $N_{BC} = 128$ ) i za maksimalnu referentnu struju 210  $\mu A$
- 6.601 kHz /  $\sqrt{mA}$  za deveti izlaz brojača ( $N_{BC} = 256$ ) i za maksimalnu referentnu struju 160  $\mu A$

#### 4.4 UPOREDNA ANALIZA

Rezultati koje postiže predloženi konvertor kvadratnog korijena struje u učestanost na bazi translinearne petlje sa bipolarnim tranzistorima i rezultati ostvareni u postojećim rješenjima konvertora kvadratnog korijena struje (napona) u učestanost, prikazani su u tabeli 1.

U poređenju sa [4], [7], [8] i [9] predloženi konvertor kvadratnog korijena struje u učestanost nudi značajno niži napon napajanja. Naime, sistem se napaja unipolarno naponom od 3 V, u poređenju sa bipolarnim napajanjem  $\pm 10$  V u [4], sa bipolarnim napajanjem  $\pm 6$  V u [7], sa bipolarnim napajanjem  $\pm 12$  V u [8] i sa bipolarnim napajanjem  $\pm 12$  V u [9]. Pored ovoga, predloženo rješenje odlikuje relativna greška manja od 1 % za ulaznu struju od 2  $\mu$ A (za osmi izlaz brojača, tj. N<sub>BC</sub>=128), u poređenju sa minimalnom vrijednošću struje od 35  $\mu$ A za istu relativnu grešku u [4], 12  $\mu$ A za istu relativnu grešku u [7]. Relativna greška u [8] je čak 6 %. Dinamički opseg frekvencija na izlazu kola je maksimalno 12.7, dok je u [4] 6.75, u [7] 11.36, u [8] 2.3 i od 0 do 140 Hz u [9]. Maksimalna izmjerena vrijednost frekvencije izlaznog signala je 17.016 kHz, dok je u [4] 9.8 kHz, 2.625 kHz u [7], čak 150 kHz u [8] i svega 140 Hz u [9].

	[4]	[7]	[8]	[9]	predloženo rješenje
Napon napajanja	±10 V	±6 V	±12 V	±12 V	3 V
$E_R$	< 1 %	< 1 %	< 6 %	/	< 1 %
Ulazni opseg	35 μA – 15 mA	12 μΑ — 650 μΑ	1 V – 5 V	0 V – 1 V	2 $\mu$ A – 500 $\mu$ A ( $N_{BC}$ = 128)
Opseg frekvencija	1.45 kHz	231 Hz	64 kHz	0 Hz	$1.795 \text{kHz} - 17.016 \text{ kHz}(N_{BC} = 64)$
na izlazu	– 9.8 kHz	— 2.625 kHz	– 150 kHz	— 140 Hz	$0.876 \text{ kHz} - 10.254 \text{ kHz}(N_{BC} = 128)$
					$0.587 \text{ kHz} - 7.47 \text{ kHz}(N_{BC} = 256)$
Osjetljivost	2.15	3.4	/	/	22.533 kHz / $\sqrt{mA}$ ( $N_{BC} = 64$ )
	kHz/√mA	kHz/√mA			13.883 kHz / $\sqrt{mA}$ ( $N_{BC} = 128$ )
					6.601 kHz / $\sqrt{mA}$ ( $N_{BC} = 256$ )

Tabela 1: Uporedna analiza predloženog i postojećih rješenja

Predloženi konvertor kvadratnog korijena struje ima značajno veću osjetljivost u poređenju sa rješenjima predloženim u [4], [7]. Maksimalna izmjerena osjetljivost predloženog rješenja 22.533 kHz /  $\sqrt{mA}$  u poređenju sa 2.15 kHz /  $\sqrt{mA}$  u [4], 3.4 kHz /  $\sqrt{mA}$  u [7]. Dizajn predložen ovim master radom nudi i bolju temperaturnu stabilnost u odnosu na [4], [7], [8] i [9].

### Poglavlje 5. Zaključak

Konvertori struje ili napona u učestanost sa nelinearnom prenosnom karakteristikom mogu se koristiti u cilju linearizacije prenosne karakteristike mjernog sistema. U ovom master radu predstavljen je konvertor kvadratnog korijena struje u frekvenciju na bazi translinearne petlje sa bipolarnim tranzistorima. Jedna od primjena ovog kola bi bila u okviru sistema za mjerenja zapreminskog protoka fluida na bazi cijevi sa suženjem tipa ploče sa otvorom, mlaznice ili *Venturi*-jeve cijevi. Ovi sistemi baziraju se na mjerenju diferencijalnog pritiska. Kako je brzina kao i zapreminski protok fluida proporcionalan korijenu diferencijalnog pritiska, predloženi konvertor kvadratnog korijena struje u učestanost može se koristiti za linearizaciju prenosne karakteristike cjelokupnog mjernog sistema. Osim toga, informacija o mjerenoj veličini sadržana je u frekvenciji signala kvadratnog talasnog oblika, što omogućava visoku tačnost, jednostavan prenos signala, kao i manju osjetljivost na interferentne smetnje.

U okviru rada, dat je pregled postojećih rješenja konvertora kvadratnog korijena struje i napona u frekvenciju. Detaljno je analiziran princip rada pojedinih rješenja, temperaturna stabilnost, kao i najvažnije performanse kao što su opseg ulazne veličine (napona ili struje), opseg frekvencija izlaznog signala, relativna greška, osjetljivost i potrošnja. Predloženo rješenje konvertora kvadratnog korijena struje u učestanost sadrži kolo za kvadratno korjenovanje koje se bazira na translinearnoj petlji sa mehanizmom eliminacije uticaja baznih struja, čime se povoljno utiče na tačnost sistema. U radu je dat i pregled kola koje obavljaju funkciju kvadratnog korjenovanja. Pored kola za korjenovanje, osnovni gradivni element predloženog konvertora je *charge-balanced* konvertor struje u učestanost asinhronog tipa. Analiziran je princip rada konvertora kvadratnog korijena struje na bazi translinearne petlje sa bipolarnim tranzistorima, izvedeni su odgovarajući matematički modeli, analiziran je nivo greške, kao i temperaturna stabilnost predloženog dizajna.

Prototip predloženog konvertora kvadratnog korijena struje u frekvenciju na bazi translinearne petlje sa bipolarnim tranzistorima realizovan je u diskretnoj tehnici,

korišćenjem diskretnih aktivnih i pasivnih komponenti, zalemljenih na eksperimentalnoj pločici i povezanih *jumper*-ima.

Korišćenjem odgovarajućeg *measurement setup*-a izvršena je eksperimentalna verifikacija predloženog dizajna.

Izmjerene performanse konvertora kvadratnog korijena struje u učestanost na bazi translinearne petlje sa bipolarnim tranzistorima su:

- Napon napajanja 3 V, što je značajno manje od svih predloženih rješenja čiji pregled je naveden u drugom poglavlju;
- Bolju temperaturnu stabilnost od rješenja predloženih u [4] i [7]. Izlazna frekvencija predloženog konvertora kvadratnog korijena struje u frekvenciju praktično ne zavisi od temperature;
- Relativna greška manja od 1 %, što je na nivou rješenja iz [4] i [7], a značajno manja od rješenja [8];
- Opseg ulaznih struja od 5 μA do 500 μA za koje kolo ima relativnu grešku manju od 1 %. Posebno je važno za primjene u mjernim sistemima što je postignuta visoka tačnost za male vrijednosti ulazne struje. Donja granica ulazne struje za relativnu grešku manju od 1 % je 2 μA, što je unaprjeđenje od 17.5 puta i 6 puta u odnosu na [4] i [7];
- Dinamički opseg frekvencija na nivou postojećih rješenja, pri čemu je maksimalna vrijednost frekvencije veća 1.7, 6.5 i 121 puta u odnosu na [4], [7] i [9], respektivno, i 8.8 manja u odnosu na [8];
- Zadovoljavajuća osjetljivost, veća nego u [4] i [7] 10.5 i 6.6 puta, respektivno.

Temperaturna stabilnost kola je potvrđena putem simulacija.

Eksperimentalni rezultati dobijeni korišćenjem *measurement setup*-a potvrđuju da predloženo rješenje ispunjava zahtjeve dizajna. Navedene performanse predloženog konvertora kvadratnog korijena struje u učestanost na bazi translinearne petlje sa bipolarnim trazistorima potvrđuju mogućnost upotrebe rješenja u okviru različitih mjernih sistema, za linearizaciju kvadratno-korjenske karakteristike.

## Dodatak – Fotografije prototipa konvertora kvadratnog korijena struje u učestanost na bazi translinearne petlje sa bipolarnim tranzistorima



Slika 43: Prototip konvertora kvadratnog korijena struje u učestanost na bazi translinearne petlje sa bipolarnim tranzistorima


Slika 44: *Measurement set-up* za mjerenje performansi konvertora kvadratnog korijena struje u učestanost na bazi translinearne petlje sa bipolarnim tranzistorima

## Literatura

- [1] C. A. Murillo, B. C. Lopez i S. C. Pueyo, "Voltage-to-frequency converters", Analog Circuits and Signal Processing, 2013.
- [2] J. R. Westra, C. J. M. Verhoeven, A. H. M. Roermund, "Oscillators and Oscillator Systems",1999.
- [3] J. Williams, "Designs for high performance voltage-to-frequency converters", Linear Technology Corporation, Application Note, 14, 1986.
- [4] N. Tadic and D. Gobovic, "A square-rooting current-to-frequency converter", IEEE Transactions on Instrumentation and Measurement, vol. 52, no. 4, pp. 1035-1040, August 2003
- [5] B. Gilbert, "Translinear circuits: An historical overview", Analog Integated Circuits and Signal Processing vol. 9,pp. 95–118, 1996.
- [6] E. Voulgari, M. Noy, F. Anghinolfi, "Design of a fA wide dynamic range ADC for current sensing", Analog Integrated Circuits and Signal Processing vol. 97, pp. 405–415, 2018
- [7] N. Tadic and D. Gobovic, "Smart sensor interfacing circuit using square-rooting current-to-frequency conversion", International Journal of Electronics, vol. 94:12, pp. 1075 1098, December 2007
- [8] A. Julsereewong, "Simple Square-Rooting Voltage-to-Frequency Converter",
  2008 IEEE International Conference on Electron Devices and Solid-State Circuits, Hong Kong, China, 2008, pp. 1-4
- [9] T. Maneechukate, T. Yaonun, T. Kamsri, M. Julsereewong and V. Riewruja, "Simple square-rooting voltage-to-frequency converter using opamps", ICCAS 2010, Gyeonggi-do, Korea (South), 2010, pp. 990-99

- [10] P. S. Lesni and R. R. Ahammed, "A low power CMOS current steering multivibrator VFC with full scale input", 2014 First International Conference on Computational Systems and Communications (ICCSC), Trivandrum, India, 2014, pp. 232-235
- [11] M. Danesh, A. Jayaraj, S. T. Chandrasekaran and A. Sanyal, "Ultra-Low Power Analog Multiplier Based on Translinear Principle," 2019 IEEE International Symposium on Circuits and Systems (ISCAS), Sapporo, Japan, 2019, pp. 1-5
- [12] N. Wongprommoon, P. Thongdit and P. Prommee, "Current-Mode Square-Rooting Circuit Based on CMOS Translinear," 2018 41st International Conference on Telecommunications and Signal Processing (TSP), Athens, Greece, 2018
- [13] S. Keleş, F. Keleş and H.H. Kuntman, "Square root circuit using FGMOS translinear principle". Analog Integrated Circuits and Signal Processing vol. 98, pp. 101–107, 2019.
- [14] N. Tadic, "A /spl beta/-error elimination in the translinear reduction of the "log-antilog" multiplier/divider," IMTC/99. Proceedings of the 16th IEEE Instrumentation and Measurement Technology Conference (Cat. No.99CH36309), Venice, Italy, 1999, pp. 525-530 vol.1
- [15] D. Prasertsom, S. Unhavanich and W. Tangsrirat, "Temperature-insensitive current-mode square-rooting circuit using OTAs," 2008 SICE Annual Conference, Chofu, Japan, 2008, pp. 1139-1142
- [16] I. M. Filanovsky and H. P. Baltes, "Simple CMOS analog square-rooting and squaring circuits," in IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications, vol. 39, no. 4, pp. 312-315, April 1992
- [17] M. Erceg, A. Marković and N. Tadić, "A 30 kHz/√V Sensitivity Square-Rooting Voltage-to-Frequency Converter," in IEEE Transactions on Instrumentation and Measurement, vol. 73, pp. 1-11, 2024, Art no. 2000111
- [18] N. Tadic and D. Gobovic, "A voltage controlled resistor in CMOS technology using bisection of the voltage range," Proceedings of the 17th IEEE Instrumentation and Measurement Technology Conference, Baltimore, MD, USA, 2000, pp. 925-930 vol.2

- [19] F. Fiori and P. S. Crovetti, "A new compact temperature-compensated CMOS current reference," IEEE Transactions on Circuits and Systems II: Express Briefs, vol. 52, no. 11, pp. 724-728, November 2005
- [20] B. Gilbert, "Translinear Circuits", Wiley Encyclopedia of Electrical and Electronics Engineering, J.G. Webster, 1999.
- [21] Singh, Kamaljeet & Nirmal, A. (2017). "Temperature variations effects in BJT amplifier circuits at Radio Frequencies", Journal of engineering and technology research, India, 2017, pp. 1-7.
- [22] LM317, Adjustable linear voltage regulator, Texsas Instruments, [Online]. Available: <u>https://www.ti.com/lit/ds/symlink/lm317.pdf?ts=1697862197624&ref\_url=https</u> <u>%253A%252F%252Fwww.ti.com%252Fproduct%252FLM317</u>
- [23] MCP6021, Op Amp, Microchip Technology, [Online]. Available: https://www.onlinecomponents.com/en/datasheet/mcp6021ip-44799063/
- [24] BC337-40, General purpose Si-Epitaxial Planar Transistors, [Online]. Available: <u>https://eu.mouser.com/ProductDetail/STMicroelectronics/BC337-40?qs=lDh9v96ogBapLgtHCaJuwg%3D%3D</u>
- [25] BC327-40, General purpose Si-Epitaxial Planar Transistors, [Online]. Available: <u>https://eu.mouser.com/ProductDetail/Central-Semiconductor/BC327-40?qs=XjRpMjhYlmA86yMnltGORQ%3D%3D</u>
- [26] TLC352, Dual, Low voltage, LinCMOS Differential comparator, [Online]. Available: <u>https://www.ti.com/lit/ds/symlink/tlc352.pdf?ts=1698252324586&ref\_url=https</u> <u>%253A%252F%252Fwww.ti.com%252Fproduct%252FTLC352</u>
- [27] CD4066B, CMOS Quad Bilateral Switch, [Online]. Available: https://www.ti.com/lit/ds/symlink/cd4066b.pdf
- [28] CD4040, CMOS Ripple-Carry Binary Counter/Divider, [Online]. Available: https://www.ti.com/lit/ds/symlink/cd4040b.pdf?ts=1698221264693&ref\_url=htt ps%253A%252F%252Fwww.ti.com%252Fproduct%252FCD4040B
- [29] CD4013B,CMOS Dual D-Type Flip-Flop, [Online]. Available: https://www.ti.com/lit/ds/symlink/cd4013b.pdf