

#### 4.4 Pipeline algoritamski analogno-digitalni konvertori

- Blok-šema pipeline algoritamskog analogno-digitalnog prikazana je na slici 4.20. Sastoje se od redno vezanih gradivnih bokova identičnih karakteristika, a broj ovih gradivnih blokova predstavlja rezolucija analogno-digitalnog konvertora.
- Gradivni blok sastoji se od analognog naponskog komparatora, kola za oduzimanje napona  $\Sigma$ , naponaskog pojačavača sa pojačanjem  $A=2$ , 2 bilateralna CMOS prekidača, jednog logičkog invertora i referentnog napona  $V_{REF}$ .
- Naponi na ulazu svakog gradivnog bloka  $V_{in}$  i  $V_{outi}$ ,  $i \in \{0, 1, 2, \dots, n-2\}$  upoređuje se u analognom naponskom komparatoru sa polovinom referentnog napona  $V_{REF}$ . Ako je napon na izlazu odgovarajućeg analognog naponskog komparatora  $V_{comp} = V_{DD}$  ( $b_i = 1$ ,  $i \in \{0, 1, 2, \dots, n-1\}$ ), obavlja se operacija oduzimanja napona sa ulaza gradivnog bloka i polovine referentnog napona  $V_{REF}$ . Ako je napon na izlazu odgovarajućeg analognog naponskog komparatora  $V_{comp} = 0$  ( $b_i = 0$ ,  $i \in \{0, 1, 2, \dots, n-1\}$ ), operacija oduzimanja se izostavlja. Nakon toga, napon sa izlaza kola za oduzimanje pojačava se 2x.
- Matematički model po kome se odvija princip funkcionisanja svakog gradivnog bloka pipeline algoritamskog analogno-digitalnog konvertora je sljedeći:

$$V_{out0} = \begin{cases} 2V_{in} - V_{REF}, & V_{in} > \frac{1}{2}V_{REF} \\ 2V_{in}, & V_{in} < \frac{1}{2}V_{REF} \end{cases}, \quad (4.25)$$

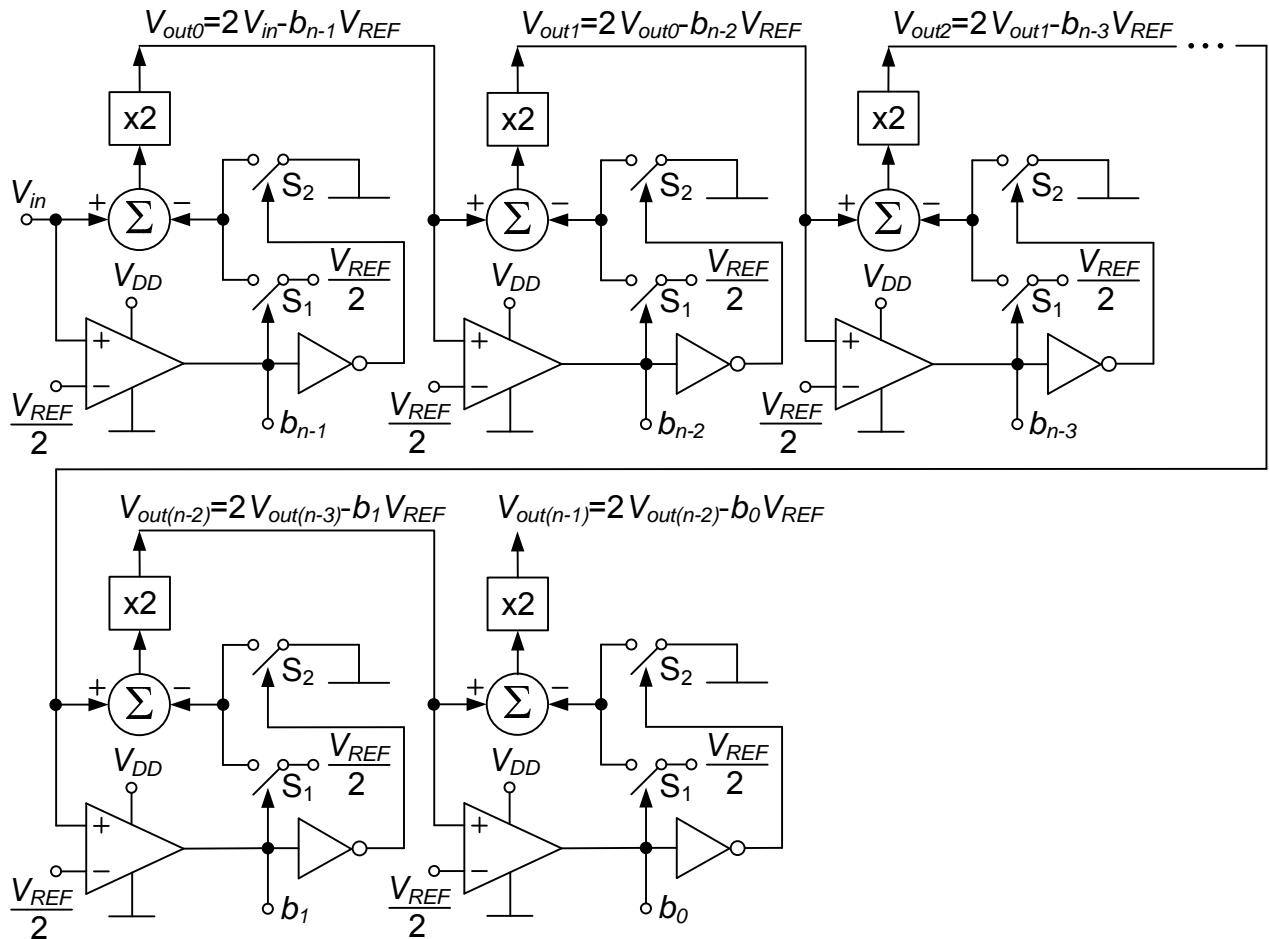
$$V_{outi} = \begin{cases} 2V_{out(i-1)} - V_{REF}, & V_{out(i-1)} > \frac{1}{2}V_{REF} \\ 2V_{out(i-1)}, & V_{out(i-1)} < \frac{1}{2}V_{REF} \end{cases}, \quad i \in \{1, 2, \dots, n-1\}. \quad (4.26)$$

Uzimajući u obzir činjenicu da je:

$$b_{n-1} = \begin{cases} 1, & V_{in} > \frac{1}{2}V_{REF} \\ 0, & V_{in} < \frac{1}{2}V_{REF} \end{cases}, \quad (4.27)$$

$$b_{n-i-1} = \begin{cases} 1, & V_{out(i-1)} > \frac{1}{2}V_{REF} \\ 0, & V_{out(i-1)} < \frac{1}{2}V_{REF} \end{cases}, \quad i \in \{1, 2, \dots, n-1\}, \quad (4.28)$$

relacije (4.25) i (4.26) moguće je prikazati u kompaktnoj formi:



4.20. Blok-šema pipeline algoritamskog analogno-digitalnog konvertora.

$$V_{out0} = 2V_{in} - b_{n-1}V_{REF}, \quad (4.29)$$

$$V_{outi} = 2V_{out(i-1)} - b_{n-i}V_{REF}, \quad i \in \{1, 2, \dots, n-1\}. \quad (4.30)$$

- Cilj je da napon  $V_{out(n-1)}$  na izlazu posljednjeg gradivnog bloka dobije vrijednost

$$V_{out(n-1)} \approx 0. \quad (4.31)$$

Korišćenjem relacija (4.29) i (4.30) dobija se da je:

$$V_{out(n-1)} = 2^n V_{in} - (2^0 b_0 + 2^1 b_1 + 2^2 b_2 + \dots + 2^{n-1} b_{n-1}) V_{REF}, \quad (4.32)$$

Na osnovu relacija (4.31) i (4.32) dobija se da je ulazni napon  $V_{in}$  dat sljedećim izrazom

$$V_{in} \approx \frac{\sum_{i=0}^{n-1} 2^i b_i}{2^n} V_{REF}. \quad (4.33)$$

Dakle, rezultat analogno-digitalne konverzije predstavljen je bitima  $b_0, b_1, b_2, \dots, b_{n-1}$  koji se nalaze na izlazima analognih naponskih komparatora.

- Maksimalni ulazni napon  $V_{in}$  pipeline algoritamskog analogno-digitalnog konvertora dobija se kada se svi biti na izlazu  $b_0, b_1, b_2, \dots, b_{n-1}$  postave na vrijednost  $b_0=b_1=b_2=\dots=b_{n-1}=1$ :

$$V_{in\max} = \frac{2^n - 1}{2^n} V_{REF} \quad (4.34)$$

Primjer:

Utvrditi rezultat pipeline algoritamske analogno-digitalne konverzije za ulazni napon  $V_{in}=730$  mV, sa rezolucijom:

- $n=5$  bita,
- $n=8$  bita.

Poznato je:  $V_{REF}=1$  V.

- $V_{in}=0.73$  V > 0.5 V =  $V_{REF}/2 \Rightarrow b_4=1 \Rightarrow V_{out0}=2V_{in}-V_{REF}=0.46$  V  
 $V_{out0}=0.46$  V < 0.5 V =  $V_{REF}/2 \Rightarrow b_3=0 \Rightarrow V_{out1}=2V_{out0}=0.92$  V  
 $V_{out1}=0.92$  V > 0.5 V =  $V_{REF}/2 \Rightarrow b_2=1 \Rightarrow V_{out2}=2V_{out1}-V_{REF}=0.84$  V  
 $V_{out2}=0.84$  V > 0.5 V =  $V_{REF}/2 \Rightarrow b_1=1 \Rightarrow V_{out3}=2V_{out2}-V_{REF}=0.68$  V  
 $V_{out3}=0.68$  V > 0.5 V =  $V_{REF}/2 \Rightarrow b_0=1 \Rightarrow V_{out4}=2V_{out3}-V_{REF}=0.36$  V

$$V_{in} = \frac{\sum_{i=0}^{n-1} 2^i b_i}{2^n} V_{REF} = \frac{2^0 + 2^1 + 2^2 + 2^4}{2^5} V_{REF} = 0.71875 \text{ V}$$

- $V_{in}=0.73$  V > 0.5 V =  $V_{REF}/2 \Rightarrow b_4=1 \Rightarrow V_{out0}=2V_{in}-V_{REF}=0.46$  V  
 $V_{out0}=0.46$  V < 0.5 V =  $V_{REF}/2 \Rightarrow b_6=0 \Rightarrow V_{out1}=2V_{out0}=0.92$  V  
 $V_{out1}=0.92$  V > 0.5 V =  $V_{REF}/2 \Rightarrow b_5=1 \Rightarrow V_{out2}=2V_{out1}-V_{REF}=0.84$  V  
 $V_{out2}=0.84$  V > 0.5 V =  $V_{REF}/2 \Rightarrow b_4=1 \Rightarrow V_{out3}=2V_{out2}-V_{REF}=0.68$  V  
 $V_{out3}=0.68$  V > 0.5 V =  $V_{REF}/2 \Rightarrow b_3=1 \Rightarrow V_{out4}=2V_{out3}-V_{REF}=0.36$  V  
 $V_{out4}=0.36$  V < 0.5 V =  $V_{REF}/2 \Rightarrow b_2=0 \Rightarrow V_{out5}=2V_{out4}=0.72$  V  
 $V_{out5}=0.72$  V > 0.5 V =  $V_{REF}/2 \Rightarrow b_1=1 \Rightarrow V_{out6}=2V_{out5}-V_{REF}=0.44$  V  
 $V_{out6}=0.44$  V < 0.5 V =  $V_{REF}/2 \Rightarrow b_0=0 \Rightarrow V_{out7}=2V_{out3}=0.88$  V

$$V_{in} = \frac{\sum_{i=0}^{n-1} 2^i b_i}{2^n} V_{REF} = \frac{2^1 + 2^3 + 2^4 + 2^5 + 2^7}{2^8} V_{REF} = 0.7266 \text{ V}$$