

Zadaci za vježbu iz Digitalnog VLSI dizajna (1. dio)

1. Isprojektovati u CMOS tehnologiji kombinaciona kola koja realizuju sljedeće digitalne operacije:

a) $Z = A + BC + DEF$,

b) $Z = A(B + C)(D + E + F)$,

gdje su A, B, C, D, E i F nezavisne ulazne digitalne promjenljive veličine.

2. Kolo na slici 2 dopuniti tako da predstavlja kombinaciono CMOS kolo. Nakon toga utvrditi koju digitalnu operaciju ovo kolo obavlja, a zatim odrediti putanju preko koje se realizuje izlazna veličina Z (utvrditi koji n-kanalni i koji p-kanalni MOSFET-ovi provode, a koji ne provode) ako je:

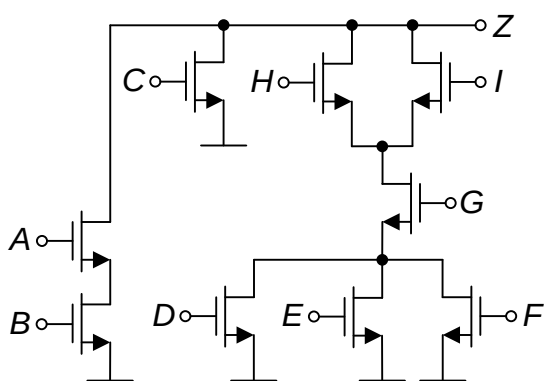
a) $A = 1, B = 0, C = 1, D = 0, E = 1, F = 0, G = 1, H = 0, I = 1$,

b) $A = 0, B = 1, C = 0, D = 1, E = 0, F = 1, G = 0, H = 1, I = 0$.

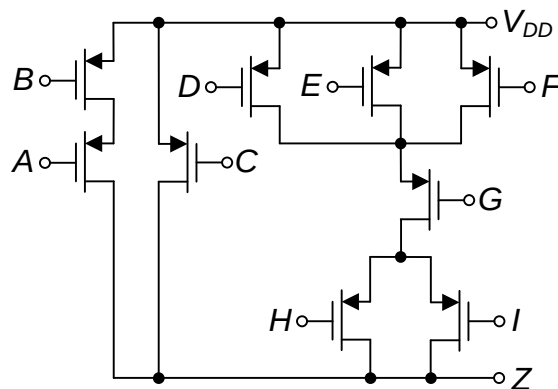
3. Kolo na slici 3 dopuniti tako da predstavlja kombinaciono CMOS kolo. Nakon toga utvrditi koju digitalnu operaciju ovo kolo obavlja, a zatim odrediti putanju preko koje se realizuje izlazna veličina Z (utvrditi koji n-kanalni i koji p-kanalni MOSFET-ovi provode, a koji ne provode) ako je:

a) $A = 1, B = 0, C = 1, D = 0, E = 1, F = 0, G = 1, H = 0, I = 1$,

b) $A = 0, B = 1, C = 0, D = 1, E = 0, F = 1, G = 0, H = 1, I = 0$.



Slika 2.

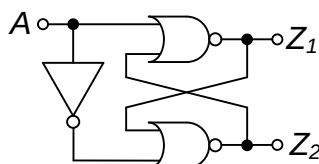


Slika 3.

4. Za kolo na slici 4:

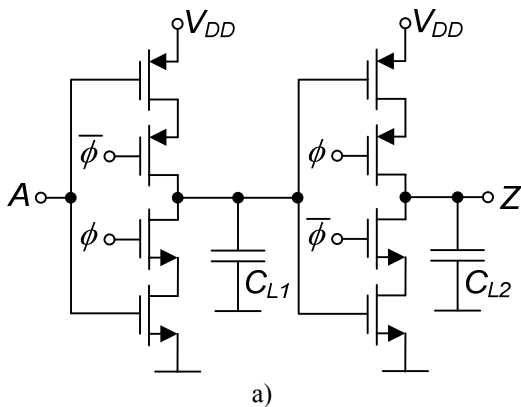
a) utvrditi koju funkciju obavlja ($Z_1 = ?$, $Z_2 = ?$),

b) nacrtati realizaciju u CMOS tehnologiji.

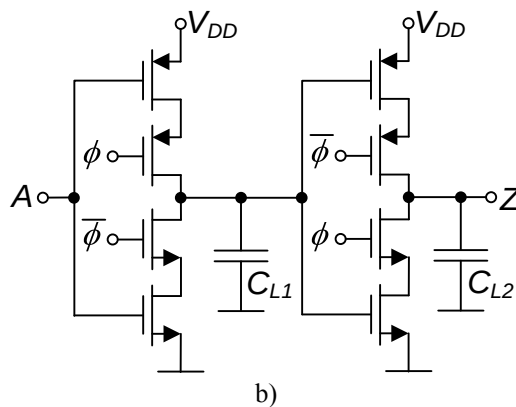


Slika 4.

5. Utvrditi koju funkciju obavljaju kola na slikama 5a) i 5b) u zavisnosti od promjene logičkog stanja takt impulsa ϕ .



a)



b)

Slika 5.