

Projektovanje i implementacija ISAU

Žarko Zečević
Elektrotehnički fakultet
Univerzitet Crne Gore

Predavanje 4

Fazi sistemi upravljanja

Ishodi učenja:

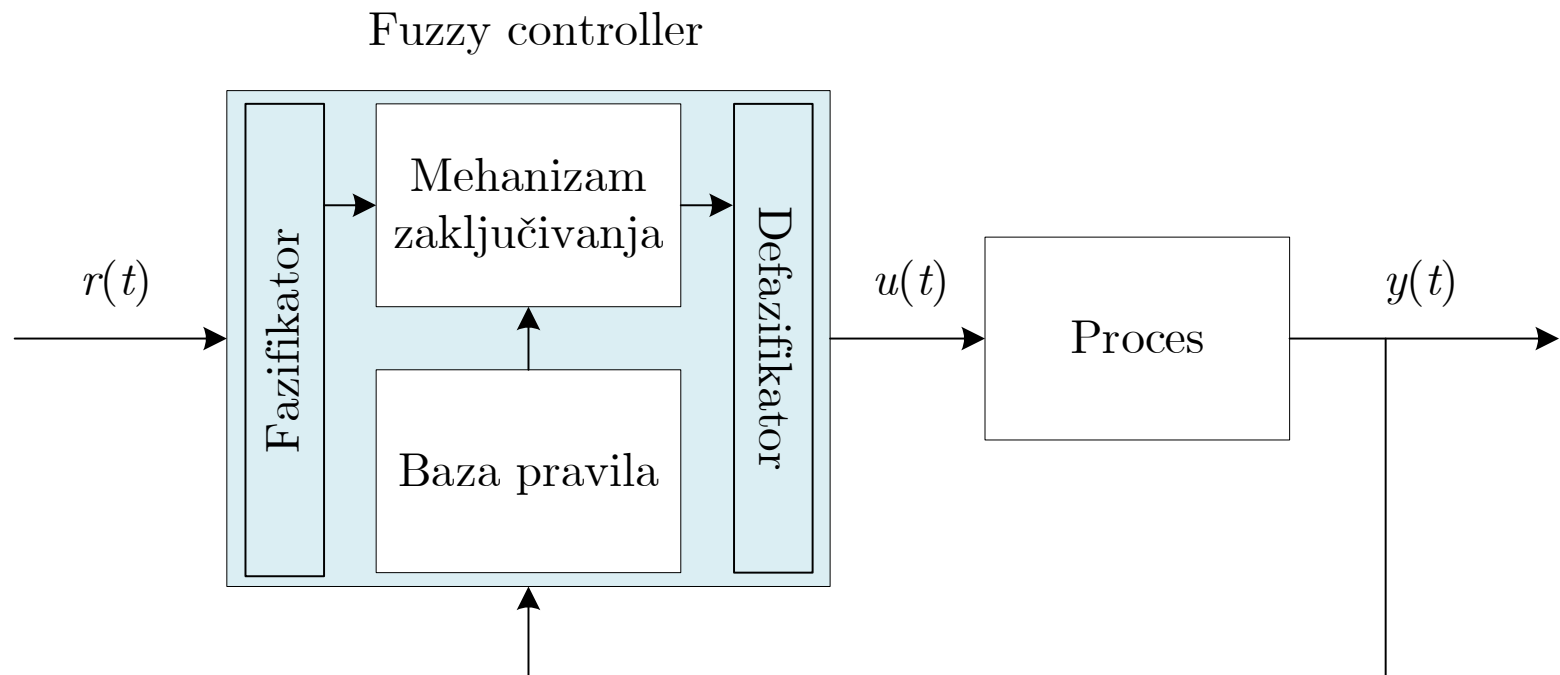
Nakon savladavanja gradiva sa ovog predavanja studenti će moći da:

- Dizajniraju fazi kontrolere koji kao ulaz imaju grešku, izvod greške i integral greške (P, PD, PI i PID fazi kontroleri)
- Razumiju kako da izvrše modifikaciju funkcija pripadnosti u cilju poboljšavanja odziva fazi kontrolera i SAU-a
- Simuliraju sistem automatskog upravljanja sa fazi kontrolerom u upravljačkoj petlji

Fazi sistemi upravljanja

Na prošlom predavanju smo rekli da se fazi sistemi sastoje od baze fazi pravila, fazi mašine za zaključivanje, fazifikatora i defazifikatora. Fazi mašina zaključivanja je zadužena sa izvršavanje fazi pravila. Fazifikatori i defazifikatori predstavljaju interfejse između fazi mašine i okruženja.

Fazi sistem upravljanja se dobija kada konvencionalni kontroler zamijenimo fazi sistemom, kao što je prikazano na slici ispod.



Fazi sistemi upravljanja

Neke prednosti fazi kontrolera:

- Nije potrebno poznavati matematički model procesa. Međutim, potrebno je neko predznanje o samom procesu i aktuatoru (na primjer statičko pojačanje sistema, vrijednost nakon koje aktuator ulazi u zasićenje, itd.)
- Fazi kontrolere je moguće dizajnirati tako da imaju iste performanse kao konvencionalni kontroleri, međutim sami proces dizajna, tj. definisanje fazi pravila se zasniva na „logici“, a ne na matematičkom poznavanju procesa.
- Fazi kontroleri su u suštini nelinearni, pa je moguće dizajnirati kontrolere koji će imati različite performanse u različitim stacionarnim tačkama, što ih čini pogodnim za upravljanje nelinearnim sistemima.
- Jednostavno je odraditi redizajn fazi kontrolera.

Proporcionalni fazi kontroler

Intuitivni pristup upravljanju na osnovu signala greške bio bi sljedeći: ako je greška nula, upravljački signal treba da bude nula; ako je greška negativna, tada upravljački signal treba da bude negativan, itd.

Jedan način za definisanje baze pravila fazi proporcionalnog kontrolera je sljedeći:

if $e = NB$ **then** u *is* NB

if $e = NM$ **then** u *is* NM

if $e = NS$ **then** u *is* NS

if $e = ZE$ **then** u *is* ZE

if $e = PS$ **then** u *is* PS

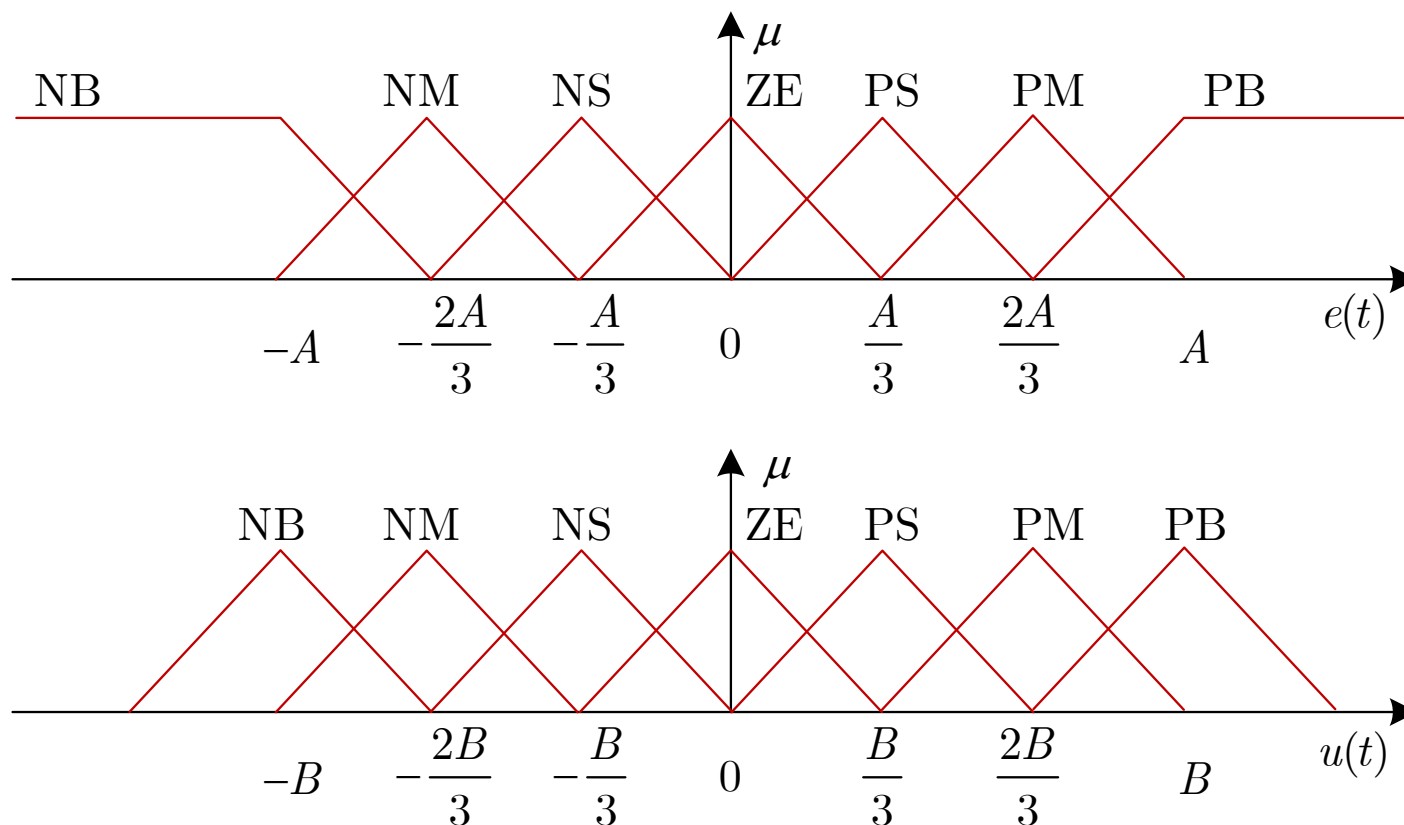
if $e = PM$ **then** u *is* PM

if $e = PB$ **then** u *is* PB

gdje lingvističke varijable e i u predstavljaju grešku i upravljački signal, dok lingvističke vrijednosti NB , NS , NZ , PS i PB imaju značenje „negative big“, „negative medium“, „zero“ itd.

Proporcionalni fazi kontroler

Funkcije pripadnosti za premise i zaključke u IF-THEN pravilima su date na slici ispod.



Proporcionalni fazi kontroler

Može se uočiti da su širine funkcija pripadnosti parametarizovane promjenljivima A i B . Fazi kontroler može biti modifikovan promjenom parametara A i B , a takođe je moguće mijenjati širinu individualnih funkcija pripadnosti, tj. razmak između centara dvije susjedne funkcije pripadnosti.

Kao fazifikator se koristi singleton funkcija, implikacija je definisana kao proizvod, dok se kao defazifikator koristi COG metod.

U datom primjeru, parametri A i B zapravo definišu kad će kontroler ući u saturaciju i kolika će biti vrijednost upravljačkog signala u tom slučaju. Odnosno, ako je $e(t) > A$, tada će $u(t)$ biti jednako B , dok će $u(t)$ biti jednako $-B$, ako je $e(t) < -A$.

Na osnovu zadatih funkcija i pravila, može se zaključiti da je $u(A/3) = B/3$, $u(2A/3) = 2B/3$, itd, odnosno da se na opsegu $-A < e(t) < A$ fazi kontroler ponaša kao linearno pojačanje vrijednosti $K = B/A$.

Primjer – proporcionalni fazi kontroler

Funkcija prenosa sistema je:

$$W = \frac{2}{s + 1}.$$

Projektovati fazi kontroler koji će obezbijediti da greška u praćenju jedinične step funkcije bude manja od 0.1. Poznato je da maksimalna vrijednost upravljačkog signala jednaka 22.5.

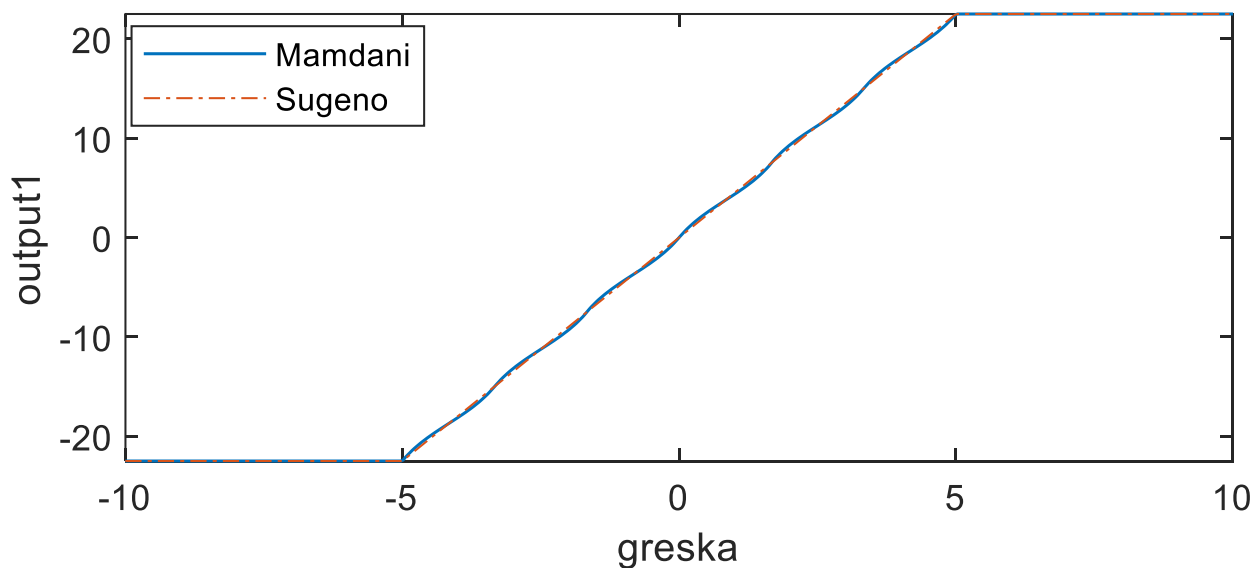
Statičko pojačanje procesa iznosi 2 (ovo se može odrediti eksperimentalnim putem, bez poznavanja modela procesa). S obzirom da želimo da greška u praćenju step funkcije bude jednaka 0.1, to znači da izlaz iz sistema treba da bude jednak 0.9. Odnosno, fazi kontroler za ulaz $e=0.1$ treba da upravljački signal $u=0.45$ (jer je statičko pojačanje 2). Dalje ovo znači, da fazi kontroler treba da se ponaša kao pojačanje $K=u/e=4.5$.

Ako želimo da koristimo bazu pravila i funkcije pripadnosti definisane na prethodnim slajdovima, to dalje znači da treba da usvojimo $B=22.5$ i $A=B/K=5$.

Da li isti kontroler možemo realizovati pomoću tri funkcije pripadnosti i tri fazi pravila?

Primjer – proporcionalni fazi kontroler

Na slici ispod je prikazan izlaz iz fazi kontrolera u zavisnosti od signala greške. Može se uočiti da je ovaj fazi kontroler nelinearan. Razlog za to što COG metod defazifikacije zapravo ne predstavlja linearni interpolator. Potpuno linearan kontroler bi dobili ukoliko bi koristili fazi mašinu Sugeno tipa.



```
>> mam=readfis('mamdani_P_7r.fis')  
>> sugenoFIS = convertToSugeno(mam)
```

Fazi kontroler PD tipa

Slično proporcionalnim fazi kontrolerima, moguće je dizajnirati i fazi kontrolere PD tipa. Osnovna razlika je u tome što fazi kontroleri PD tipa imaju dva ulaza, tj. pored signala greške kao drugi ulaz imaju i izvod greške.

Funkcije pripadnosti za izvod greške se mogu dizajnirati na isti način kao za signal greške. Jedina razlika je u tome što umjesto parametra A treba uvesti novi parametar (npr. D), koji predstavlja još jedan stepen slobode za podešavanje.

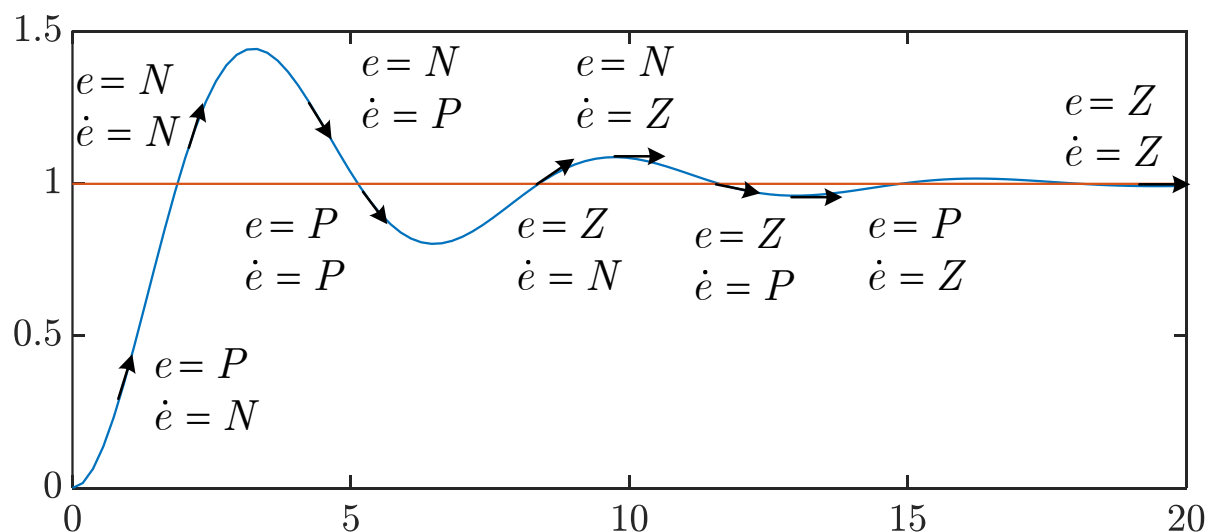
Ako bi na univerzumima greške i izvoda greške bilo definisano po 7 fazi skupova, kompletna baza bi se sastojala od 49 fazi pravila. Naravno, moguće je koristiti manji broj funkcija pripadnosti, čime bi se i broj pravila smanjio.

Dodatni ulaz možemo da iskoristimo za finije podešavanje upravljačkog signala.

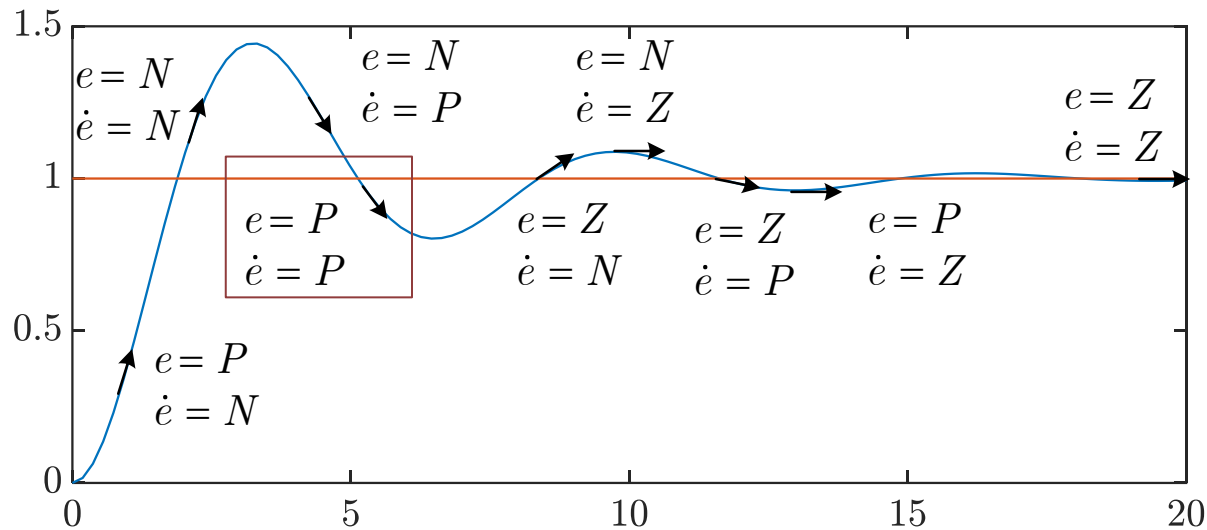
Fazi kontroler PD tipa

Pretpostavimo da su na univerzumima greške i izvoda greške definisana po tri fazi skupa: P (pozitivno), Z (nula) i N (negativno). U ovoj varijanti, potrebno je definisati devet fazi pravila. Takođe, pretpostavimo da na univerzumu upravljačkog signala imamo definisane sljedeće skupove: NB, NS, Z, PS, PB, gdje S i B znače malo i veliko.

Na slici ispod su prikazani referentni i izlazni signal, odnosno greška predstavlja razliku ova dva signala. Sve moguće kombinacije vrijednosti greške i njenog izvoda su označene na slici.



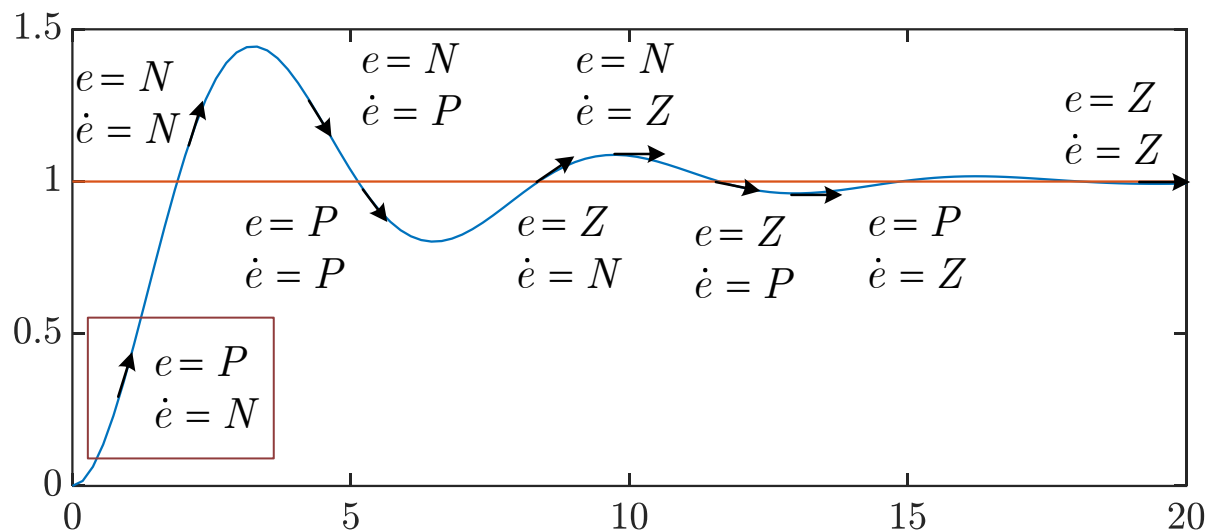
Fazi kontroler PD tipa



Iz iskustva znamo da ako na proces primijenimo pozitivan upravljački signal, tada će njegov izlaz biti također pozitivan. Posmatrajmo scenario kada su greška i njen izvod pozitivni. Kako izlazni signal ima tendenciju pada, a pritom je manji od referentne vrijednosti, potrebno je primijeniti pozitivan i veliki upravljački signal, kao bi povećali vrijednost izlaza. Odnosno, fazi pravilo možemo definisati na sljedeći način

if $e = P$ and $\dot{e} = P$ then u is PB .

Fazi kontroler PD tipa

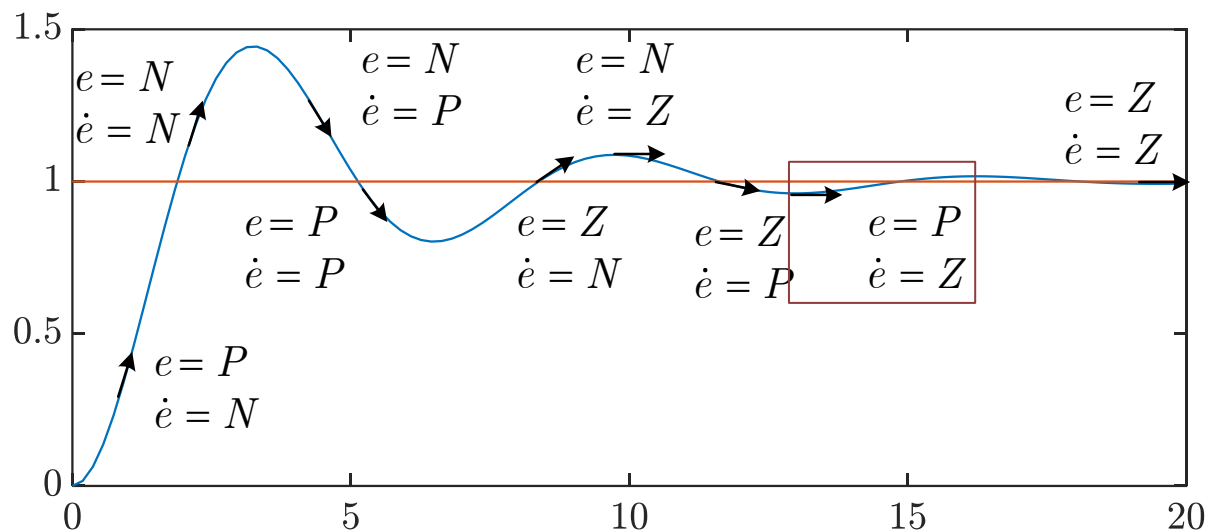


Sa druge strane, ako je greška pozitivna, a njen izvod negativan, to znači da je izlazni signal manji od referentne vrijednosti, ali da ima tendenciju da raste.

Samim tim u ovom scenariju možemo primijeniti nulti upravljački signal, pa će fazi pravilo imati sljedeći oblik:

if $e = P$ and $\dot{e} = N$ then u is Z .

Fazi kontroler PD tipa



Posmatrajmo sada scenario kada je greška pozitivna, a njen izvod jednak nuli. Ovo znači da treba povećati vrijednost izlaznog signala, pa treba primijeniti pozitivan upravljački signal. S obzirom da je izvod greške 0, upravljački signal treba bude manji nego u scenariju kada je izvod negativan, pa možemo definisati sljedeće fazi pravilo

if $e = P$ and $\dot{e} = Z$ then u is PS .

Fazi kontroler PD tipa

Istom logikom se mogu definisati i preostala fazi pravila, tako da se na kraju dobija tabela pravila prikazana ispod.

Upravljanje		Izvod greške		
		N	Z	P
Greška	N	NB	NS	Z
	Z	NS	Z	PS
	P	Z	PS	PB

Pravila se još finije mogu definisati ukoliko se definiše više ulaznih fazi skupova (npr. PB, PM, PS, ...). Na ovaj način bi mogli da napravimo razliku između scenarija kada je greška velika i pozitivna, a izvod pozitivan i veliki, i scenarija kada je greška velika i pozitivna, a izvod pozitivan i srednje ili male vrijednosti. Broj izlaznih fazi skupova u ovoj varijanti može biti 5, ili čak 13, ako želimo da u svakoj dijagonali tabele pravila bude definisan različit izlaz.

Fazi kontroler PD tipa

Primjer jednog pravila je dat ispod:

if $e = PB$ **and** $de = NS$ **then** u *is* PS .

Ovdje je greška velika, ali kako je izvod NS , upravljački signal treba da bude pozitivan, ali ne previše veliki! Tabela svih pravila je data ispod.

Upravljanje		Izvod greške						
		NB	NM	NS	ZE	PS	PM	PB
Greška	NB	NB	NB	NM	NM	NS	NS	ZE
	NM	NB	NM	NM	NS	NS	ZE	PS
	NS	NM	NM	NS	NS	ZE	PS	PS
	ZE	NM	NS	NS	ZE	PS	PS	PM
	PS	NS	NS	ZE	PS	PS	PM	PM
	PM	NS	ZE	PS	PS	PM	PM	PB
	PB	ZE	PS	PS	PM	PM	PB	PB

Fazi kontroler PD tipa

Naravno, prethodna tabela ne predstavlja jedini ispravan način zapisivanja pravila. Na primjer zadnje pravilo je moglo imati i sljedeći oblik:

if $e = PB$ **and** $de = NS$ **then** u *is* PM ,

dok je modifikovana tabela pravila data ispod.

Upravljanje		Izvod greške						
		NB	NM	NS	ZE	PS	PM	PB
Greška	NB	NB	NB	NB	NB	NM	NS	ZE
	NM	NB	NB	NB	NM	NS	ZE	PS
	NS	NB	NB	NM	NS	ZE	PS	PM
	ZE	NB	NM	NS	ZE	PS	PM	PB
	PS	NM	NS	ZE	PS	PM	PB	PB
	PM	NS	ZE	PS	PM	PB	PB	PB
	PB	ZE	PS	PM	PB	PB	PB	PB

Konverzija PD kontrolera u fazi kontrolere

Pretpostavimo da je na univerzumima greške i njenog izvoda definisano po n simetričnih trougaonih fazi skupova, gdje je n neparan broj. Takođe, pretpostavimo da je na univerzumu upravljačkog signala definisano $2n-1$ uniformno raspoređenih singleton fazi skupova $Q^1, \dots, Q^{2n-1}$, na takav način da skup Q^n leži u koordinatnom početku. Dalje, pretpostavimo da je baza pravila zadata sljedećom matricom:

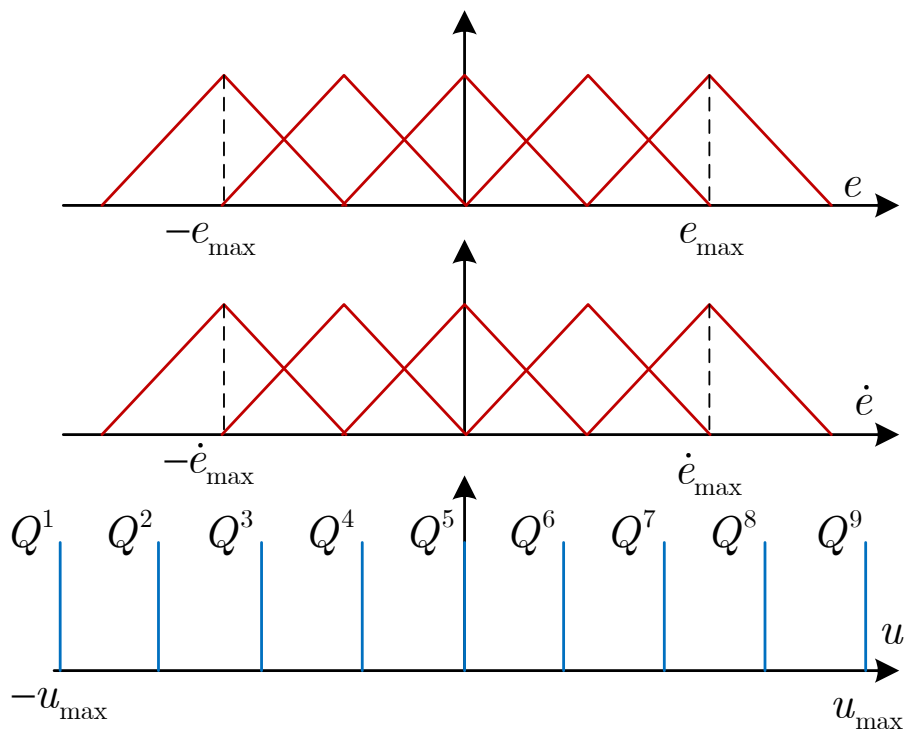
$$U_{e\dot{e}} = \begin{bmatrix} Q^1 & Q^2 & Q^3 & \dots & Q^n \\ Q^2 & Q^3 & Q^4 & \dots & \\ Q^3 & Q^4 & Q^5 & \dots & \\ \vdots & \vdots & \vdots & \dots & \vdots \\ Q^n & Q^{n+1} & Q^{n+2} & \dots & Q^{2n-1} \end{bmatrix}.$$

Tada je fazi PD kontroler na opsegu $[-e_{\max}, e_{\max}], [-\dot{e}_{\max}, \dot{e}_{\max}], [-u_{\max}, u_{\max}]$ ekvivalentan sljedećem PD kontroleru:

$$u(t) = \frac{u_{\max}}{2e_{\max}} e + \frac{u_{\max}}{2\dot{e}_{\max}} \dot{e}$$

Konverzija PD kontrolera u fazi kontrolere

Na slici je prikazan linearni fazi PD kontroler u slučaju kada je $n=5$. Sinteza fazi kontrolera najčešće otpočinje konverzijom konvencionalnog kontrolera u fazi ekvivalent. Nakon toga se mijenjaju funkcije pripadnosti kako bi se poboljšale karakteristike fazi kontrolera. Na primjer, ukoliko bi funkciju pripadnosti Q^5 pomjerali udesno, kontroler više ne bi bio linearan, a ovim bi se postigla veća robusnost na impulsne poremećaje (veća upravljačka akcija kada je greška veća).



Primjer 1 – PD fuzzy kontroler

Funkcija prenosa sistema je:

$$W = \frac{2}{s^2 + s + 1}.$$

Projektovati fazi PD kontroler koji će obezbijediti da greška u praćenju jedinične step funkcije bude manja od 0.1. Poznato je da maksimalna vrijednost upravljačkog signala jednaka 20.

Na univerzumima greške i njenog izvoda definisati tri fazi skupa NE, ZE i PO, dok upravljački signal treba opisati sa 5 fazi skupova: NB, NS, ZE, PS i PB.

Simulirati jedinični step odziv SAU-a. Odrediti parametre konvencionalnog PD kontrolera koji je ekvivalentan dizajniranom PD kontroleru. Uporediti odzive kontrolera.

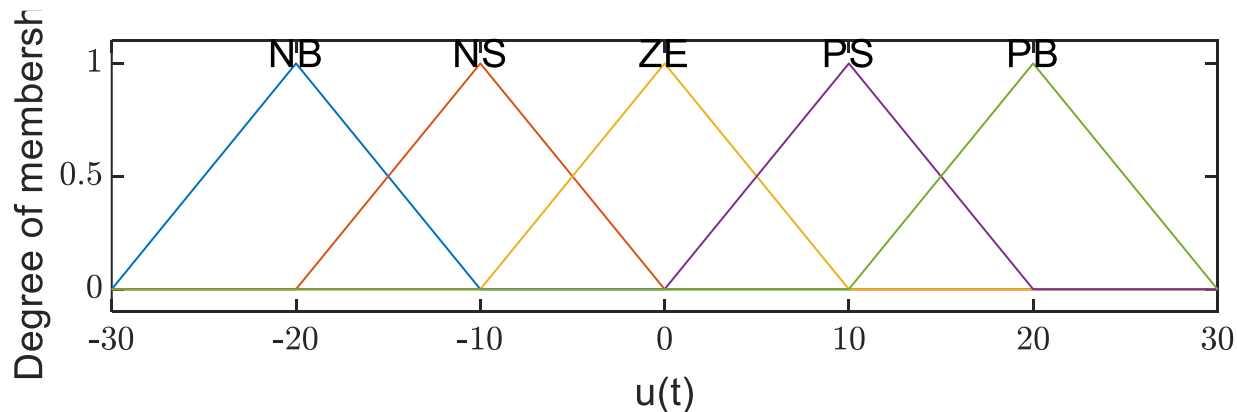
Simulirati odziv SAU-a u slučaju kada je referentni signal jednak 5. Da li primjećujete razlike u prelaznom procesu? Kako modifikovati fazi kontroler, tako da i u ovoj varijanti SAU ima iste karakteristike prelaznog procesa kako slučaju jediničnog step odziva?

Primjer 1 – PD fuzzy kontroler

Tabele pravila koja se koristiti je prikazana ispod.

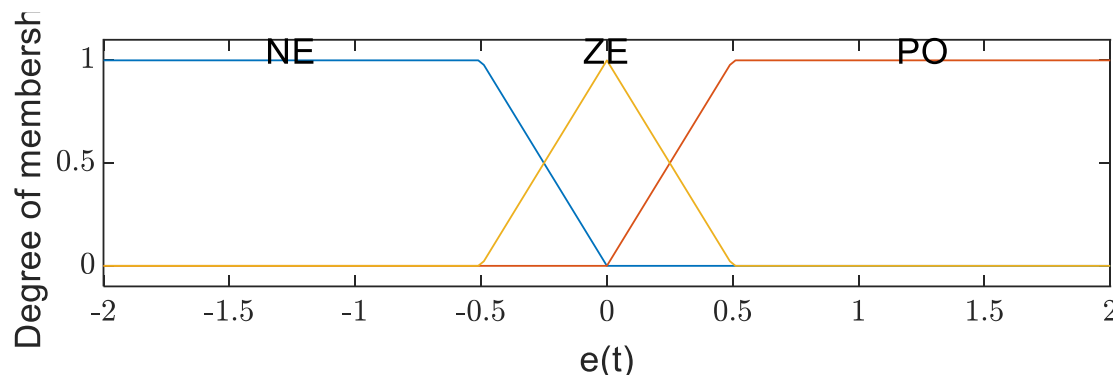
Upravljanje		Izvod greške		
		NE	ZE	PO
Greška	NE	NB	NS	ZE
	ZE	NS	ZE	PS
	PO	ZE	PS	PB

Funkcije pripadnosti koje odgovaraju upravljačkom signalu su date ispod. Obratiti pažnju da fazi skupovi NB i PB imaju maksimalnu vrijednost fje pripadnosti u tačkama -20 i 20, respektivno, što odgovara maksimalnoj vrijednosti upravljačkog signala.



Primjer 1 – PD fuzzy kontroler

Funkcije pripadnosti koje odgovaraju signalu greške su date ispod.



Obratiti pažnju da kada je izvod greške jednak 0, a greška jednaka 0.5, upravljački signal će biti jednak 10. Što znači da se u stacionarnom stanju fazi kontroler ponaša kao statičko pojačanje $K=20$ (aproksimativno, jer Mamdanijeve mašine ne vrše linearnu interpolaciju).

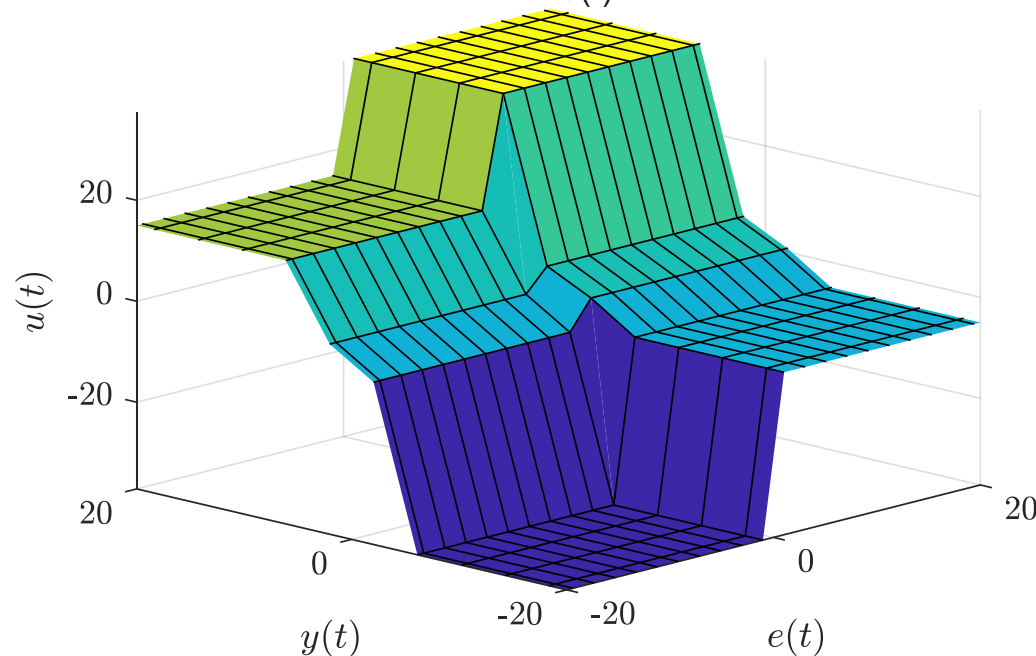
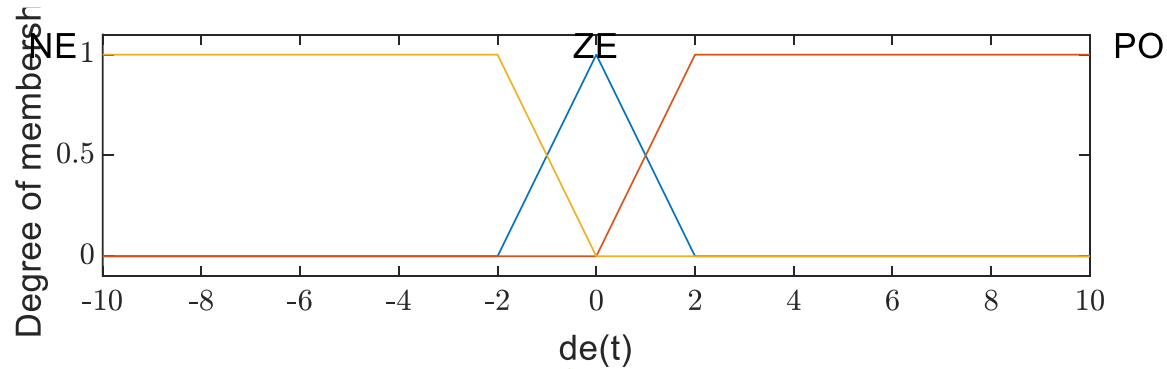
Greška u stacionarnom stanju će približno biti jednaka:

$$e(\infty) = \frac{1}{1 + KW(0)} = \frac{1}{1 + 40} = 0.0244.$$

Grešku u stacionarnom stanju možemo dodatno smanjiti smanjivanjem parametra „0.5“.

Primjer 1 – PD fuzzy kontroler

Funkcije pripadnosti koje odgovaraju izvodu signala greške i upravljačka površ dati su ispod. Ukoliko želimo da povećavamo reakciju sistema na izvod potrebno je smanjiti opseg ZE funkcije pripadnosti.



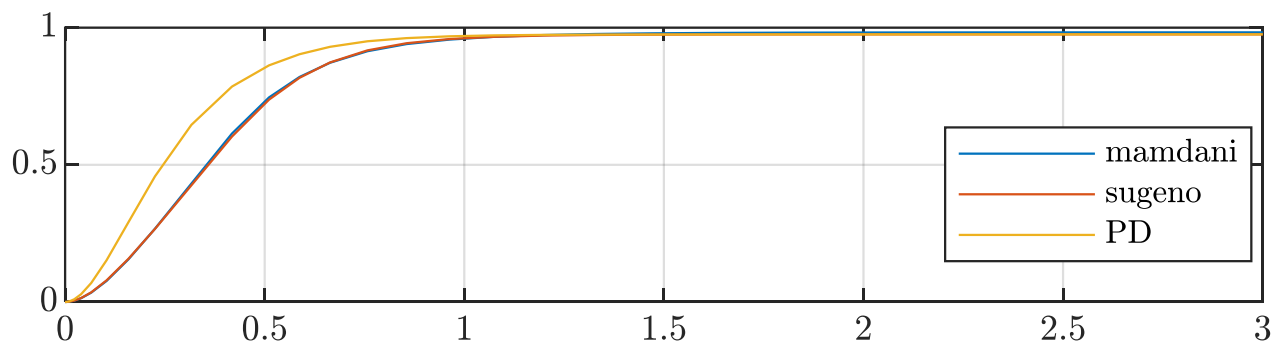
Primjer 1 – PD fuzzy kontroler

Na osnovu tabele pravila i definisanih funkcija pripadnosti, zaključujemo da će upravljački signal biti jednak 20, u slučaju kada je $e=0$ i $de=2$, što znači da je pojačanje kojim se množi izvod jednako 5. Dakle, dizajnirani fazi kontroler će imati slične performanse kao linearni PD kontroler:

$$C(s) = 20 + 5s.$$

Na slici ispod su dati step odzivi tri SAU-a: sa mamdanijevim fazi kontrolerom, sa „ekvivalentnim“ sugeno fazi kontrolerom i sa klasičnim PD kontrolerom.

Sugeno i PD varijante SAU-a imaju istu grešku u stacionarnom stanju, dok Sugeno i Mamdani kontroleri obezbjeđuju slične performanse tokom prelaznog procesa. Kako ovo interpretirati?



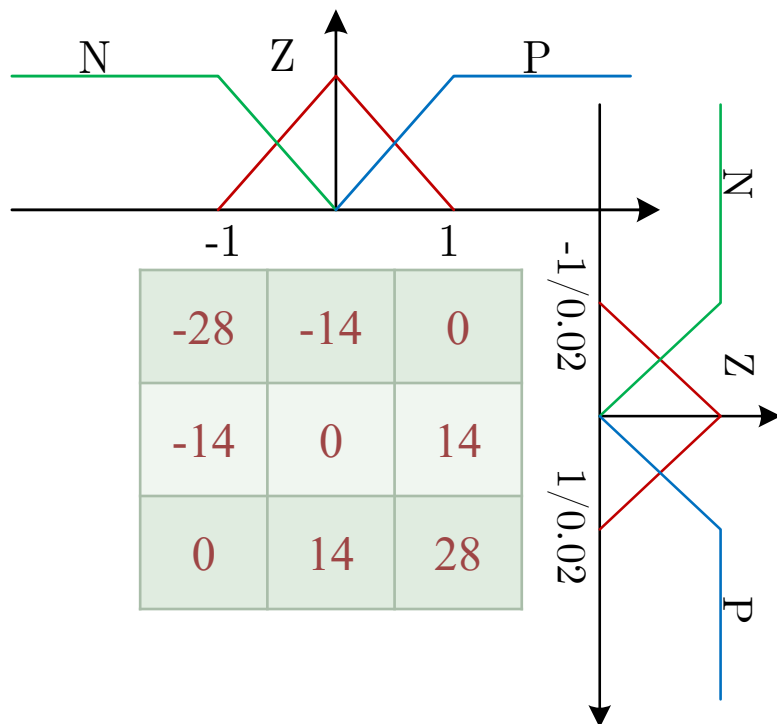
Primjer 2 – PD fuzzy kontroler

Dizajnirati PD fazi kontroler Sugeno tipa koji je ekvivalentan PD kontroleru

$$C(s) = 14(1 + 0.02s).$$

Simulirati i uporediti jedinične step odzive SAU-a. Funkcija prenosa procesa je

$$W(s) = \frac{1.85}{0.1s^2 + s}.$$



if $e = N$ **and** $de = N$ **then** u is -28

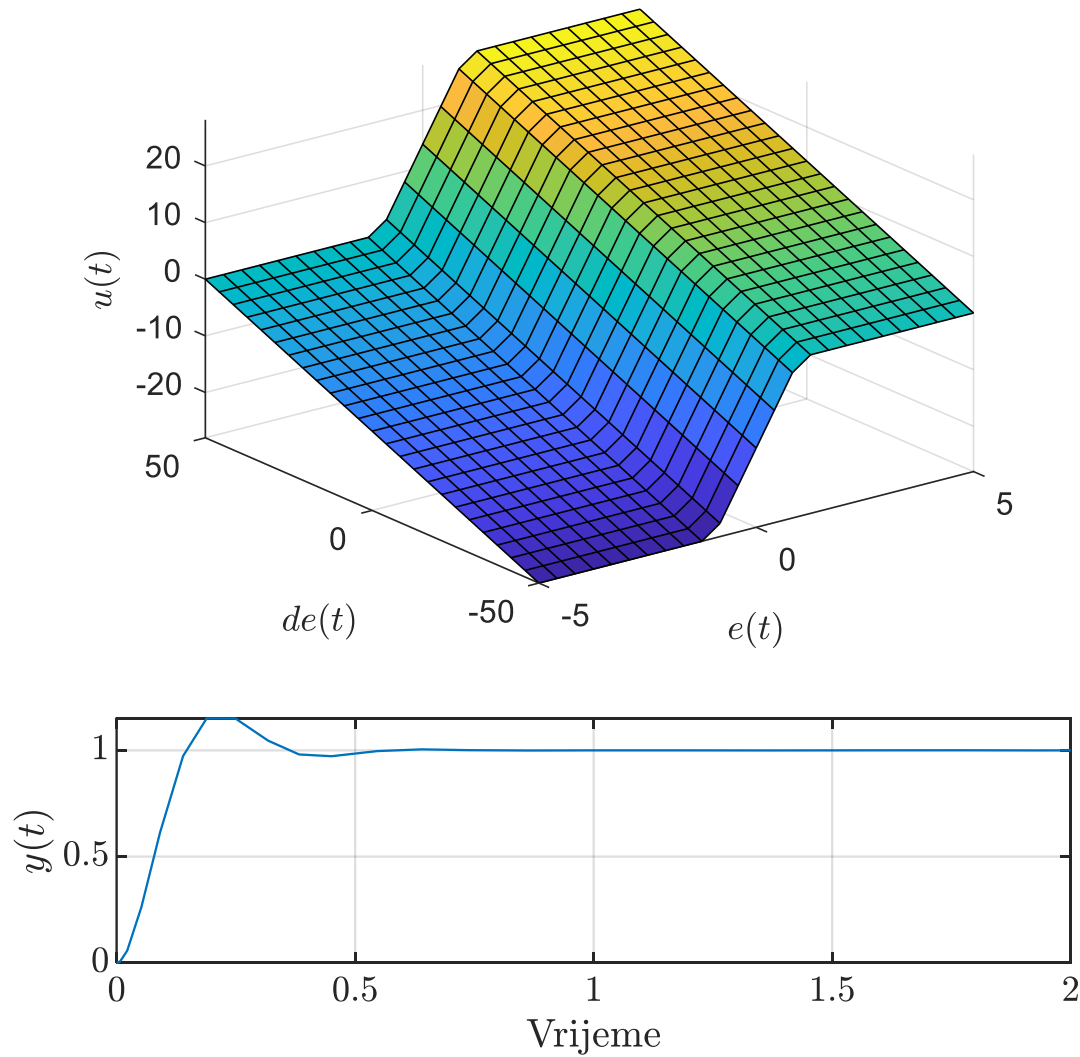
if $e = N$ **and** $de = Z$ **then** u is -14

itd...

SAU sa fazi i konvencionalnim PD kontrolerom imaju identične jedinične step odzive. Šta treba promijeniti da bi odzivi bili isti za sve step komande amplitude manje ili jednake 2?

Primjer 2 – PD fuzzy kontroler

Na slikama ispod je prikazana upravljačka površ PD fazi kontrolera i odziv SAU-a.



Fazi kontroler PI tipa

Iz klasične teorije upravljanja znamo da ukoliko proces ne sadrži astatizam, tada kontrolerima P i PD tipa ne možemo postići nultu grešku u stacionarnom stanju. Ukoliko za ovakve procese želimo da postignemo idealno praćenje step funkcije, onda je potrebno koristiti PI ili PID regulator.

Funkcija prenosa PI regulatora ima sljedeći oblik:

$$C(s) = K_p + \frac{K_i}{s} = \frac{K_p s + K_i}{s},$$

odnosno

$$u(t) = K_p e(t) + K_i \int e(t) dt,$$

dok je:

$$\frac{du(t)}{dt} = K_p \frac{de(t)}{dt} + K_i e(t).$$

Fazi kontroler PI tipa

PI kontroler možemo implementirati tako što ćemo na ulaz fazi sistema dovesti signal greške i njegov izvod. Izlaz iz fazi sistema predstavlja promjena upravljačkog signala du/dt koja se dalje integriše da bi se dobio signal $u(t)$. Ovakva implementacija se naziva inkrementalna i ona zahtijeva definisanje drugačije tabele pravila u odnosu na onu koju smo definisali za fazi PD kontroler i biće razmotrena na narednim predavanjima.

U drugoj varijanti ulaz u fazi kontroler su signal greške i integral signala greške, dok je izlaz iz fazi kontrolera upravljački signal $u(t)$. Fazi pravila se definišu na isti način kao kod PD kontrolera, pa samim tim konvencionalni PI kontroler predstavlja specijalni slučaj fazi PI kontrolera.

Primjer jednog pravila bi bio:

$$\text{if } e = PB \text{ and } \int e dt = PB \text{ then } u \text{ is } PB.$$

Fazi kontroler PI tipa

Pravila iz PD tabele se mogu dodatno modifikovati. Na primjer, ako želimo da smanjimo reakciju kontrolera kada je greška velika, možemo modifikovati sljedeće pravilo

if $e = NB$ **and** $\int edt = ZE$ **then** u *is* NM .

Tabela modifikovanih pravila je data ispod.

Upravljanje		Integral greške						
		NB	NM	NS	ZE	PS	PM	PB
Greška	NB	NB	NB	NB	NM	NS	NS	ZE
	NM	NB	NB	NB	NM	NS	ZE	PS
	NS	NB	NB	NM	NS	ZE	PS	PM
	ZE	NB	NM	NS	ZE	PS	PM	PM
	PS	NM	NS	ZE	PS	PM	PM	PB
	PM	NS	ZE	PS	PM	PM	PM	PB
	PB	ZE	PS	PS	PM	PB	PB	PB

Primjer – PI fuzzy kontroler

Za proces čija je funkcija prenosa:

$$W = \frac{2}{s^2 + s + 1}.$$

projektovati fazi PI kontroler. Poznato je da maksimalna vrijednost upravljačkog signala jednaka 20.

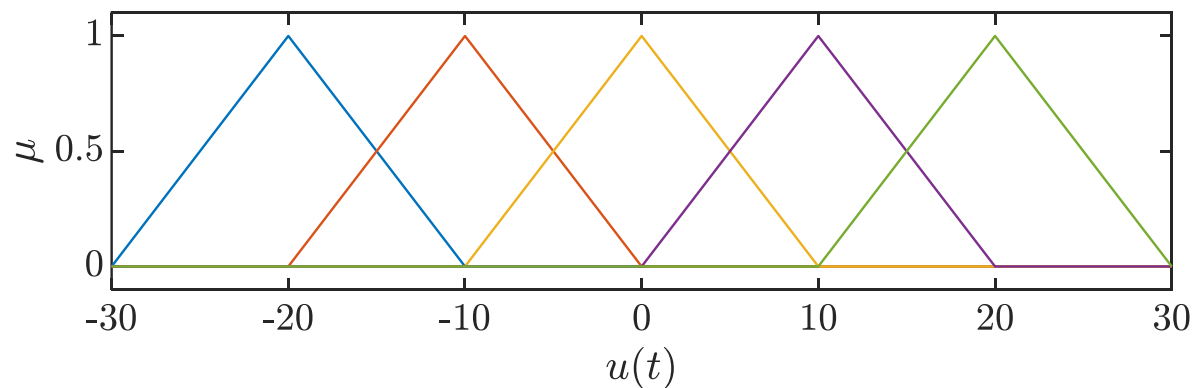
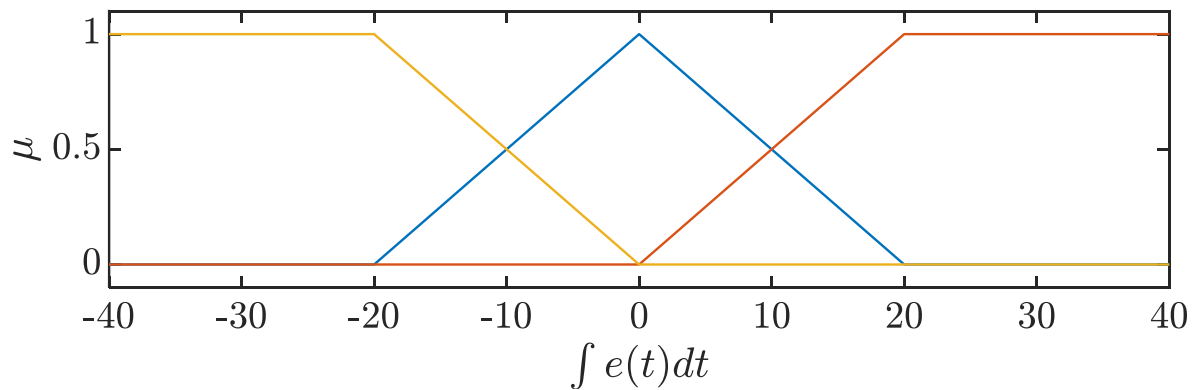
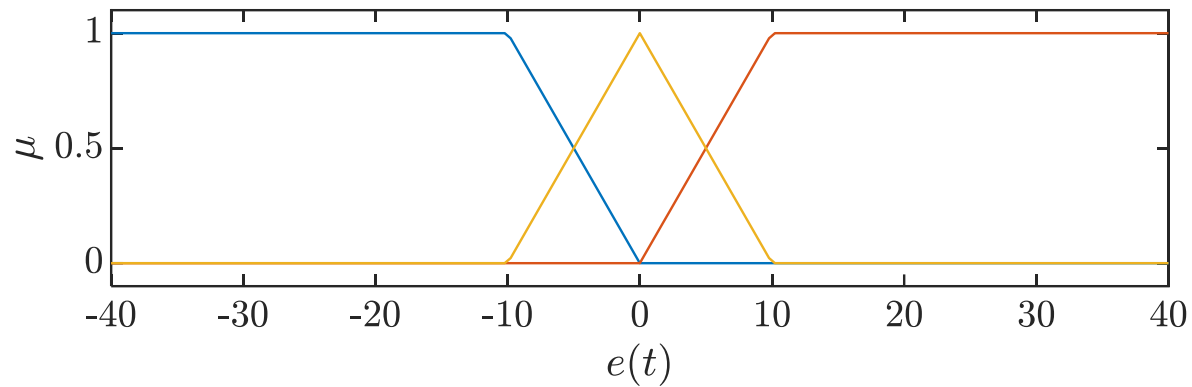
Na univerzumima greške i njenog izvoda definisati tri fazi skupa NE, ZE i PO, dok upravljački signal treba opisati sa 5 fazi skupova: NB, NS, ZE, PS i PB.

Simulirati jedinični step odziv SAU-a. Odrediti parametre konvencionalnog PI kontrolera koji je ekvivalentan dizajniranom PI kontroleru. Uporediti odzive kontrolera.

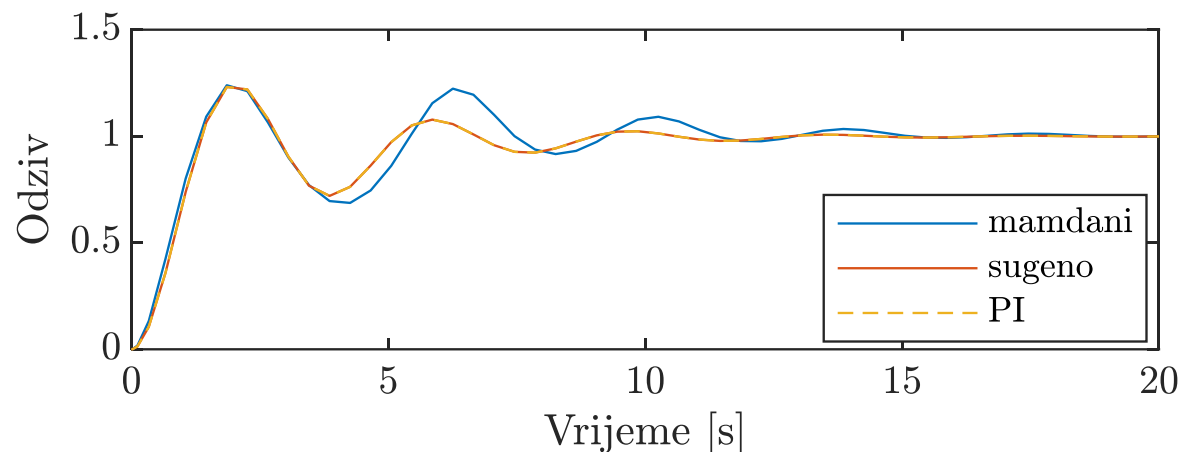
U ovom primjeru korišćena je ista tabela pravila kao kod PD kontrolera. Izlazni fazi skupovi su takođe definisani na isti način kao u primjeru sa PD kontrolerom, dok su fazi skupovi preskalirani (prošireni su opsezi funkcija pripadnosti). Zbog integralnog djejtva greška je jednaka nuli, ali se zato javljaju i oscilacije.

Sugeno varijanta kontrolera je ekvivalentna PI kontroleru $C = 1 + \frac{0.5}{s}$.

Primjer – PI fuzzy kontroler



Primjer – PI fuzzy kontroler



Na slici su prikazani odzivi spregnutog sistema za tri različite varijante kontrolera. Može se primijetiti da Sugeno fazi PI i klasični PI kontroler imaju iste performanse.

Za vježbu:

- Nacrtajte i uporedite upravljačke površi sva tri kontrolera
- Eksperimentišite sa funkcijama pripadnosti u cilju dobijanja boljih performansi (u datom primjeru su brojevi nasumično uzeti)

Fazi kontroler PID tipa

Ukoliko želimo istovremeno da postignemo nultu grešku u praćenju step funkcije i brz odziv, potrebno je koristiti PID regulator. U ovom slučaju fazi kontroler ima tri ulaza. Međutim, ako na univerzumima greške, integrala greške i izvoda greške definišemo po 7 fazi skupova, to bi značilo da bi se u tom slučaju kompletna baza fazi pravila sastojala od ukupno $7 \times 7 \times 7 = 343$ pravila.

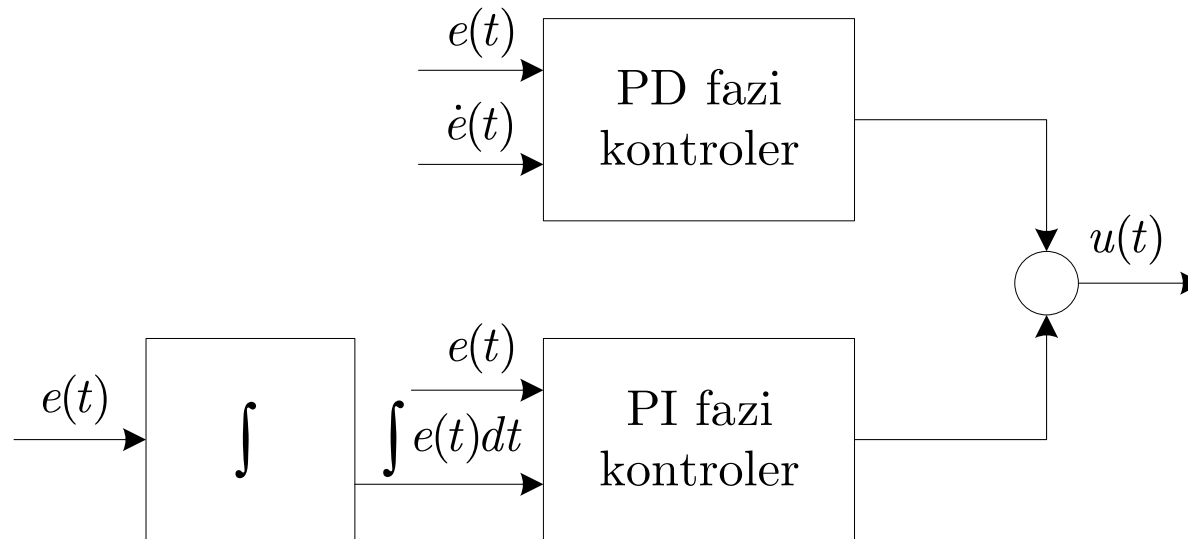
Da bi smanjili broj pravila, upravljački signal možemo zapisati na sljedeći način:

$$\begin{aligned} u(t) &= K_p e(t) + K_i \int e(t) dt + K_d \dot{e}(t) \\ &= \frac{K_p}{2} e(t) + K_d \dot{e}(t) + \frac{K_p}{2} e(t) + K_i \int e(t) dt. \end{aligned}$$

Dalje, umjesto da koristimo jedan fazi kontroler sa tri ulaza, možemo koristiti fazi kontrolere PD i PI tipa. Rezultujućí upravljački signal bi se dobio sabiranjem izlaza iz ova dva kontrolera.

Fazi kontroler PID tipa

Na ovaj način se broj pravila svodi na dvije baze od 49 pravila.



Za vježbu: Uzeti primjer nekog procesa i PID regulatora, a zatim dizajnirati PID fazi kontroler koji će imati iste performanse kao linearni PID.