

**Elektrotehnički fakultet / Elektronika telekomunikacije i računari / Projektovanje VLSI kola**

Uslovljenost drugim predmetima	Nema uslova za prijavljivanje i slušanje predmeta.
Ciljevi izučavanja predmeta	Studenti se upoznaju sa osnovnim elementima projektovanja kola vrlo visokog stepena integracije: osnovne aktivne elektronske komponente, CMOS invertor, bilateralni CMOS prekidač, planarni proces, procjena R, C, i L parametara, dinamička karakterizacija kola, digitalna integrisana kola, analogna integrisana kola.
Ime i prezime nastavnika i saradnika	Prof. dr Nikša Tadić - nastavnik, dr Milena Erceg -saradnik.
Metod nastave i savladanja gradiva	Predavanja, računске vježbe i laboratorijske vježbe. Učenje i konsultacije.
I nedjelja, pred.	Uvod: vrsta podloga, tehnologije izrade, tehnike izrade, stepen integracije, metodologije projektovanja
I nedjelja, vježbe	Upoznavanje sa softverom za projektovanje integrisanih kola
II nedjelja, pred.	MOSFET, BJT
II nedjelja, vježbe	MOSFET kao pojačavač
III nedjelja, pred.	CMOS invertor
III nedjelja, vježbe	DC prenosna karakteristika i odziv u vremenskom deomenu CMOS invertora
IV nedjelja, pred.	Bilateralni CMOS prekidač
IV nedjelja, vježbe	Odziv u vremenskom domenu bilateralnog CMOS prekidača
V nedjelja, pred.	Planarni proces
V nedjelja, vježbe	Video prikaz formiranja monokristalne pločice Czochralski metodom
VI nedjelja, pred.	Kolokvijum
VI nedjelja, vježbe	Kolokvijum
VII nedjelja, pred.	Procjena otpornosti, kapacitivnosti i induktivnosti
VII nedjelja, vježbe	Zavisnost frekventnog odziva pojačavača sa zajedničkim sorsom od dimenzija MOSFET-a
VIII nedjelja, pred.	Raspodijeljeni RC parametri
VIII nedjelja, vježbe	Smanjenje vremena kašnjenja u dugim provodnim i poluprovodnim linijama
IX nedjelja, pred.	Pobuđivanje velikih kapacitivnosti digitalnih sistema
IX nedjelja, vježbe	Pobuđivanje velikih kapacitivnosti digitalnih sistema
X nedjelja, pred.	Dinamičke karakteristike
X nedjelja, vježbe	DC analiza dvostepenog CMOS operacionog pojačavača
XI nedjelja, pred.	Disipacija snage
XI nedjelja, vježbe	AC analiza i odziv u vremenskom domenu dvostepenog CMOS operacionog pojačavača
XII nedjelja, pred.	Digitalna CMOS kola, I dio
XII nedjelja, vježbe	Realizacija kombinacionih kola primjenom domino logika
XIII nedjelja, pred.	Digitalna CMOS kola, II dio
XIII nedjelja, vježbe	CMOS D flip-flop
XIV nedjelja, pred.	Analogna CMOS kola, I dio
XIV nedjelja, vježbe	DC analiza strujnog prenosnika II generacije
XV nedjelja, pred.	Analogna CMOS kola, II dio
XV nedjelja, vježbe	AC analiza i odziv u vremenskom domenu strujnog prenosnika II generacije
Obaveze studenta u toku nastave	Studenti su obavezni da pohađaju nastavu i vježbe.
Konsultacije	Konsultacije sa predmetnim nastavnikom i saradnikom tokom prvih 15 nedjelja semestra.
Opterećenje studenta u casovima	Nedjeljno: 3P+1V+0.5L + 3 sata i 30 minuta samostalnog rada, uključujući konsultacije.
Literatura	Skripta: N. Tadić, Projektovanje VLSI kola

Oblici provjere znanja i ocjenjivanje	Kolokvijum se ocjenjuje sa 50 poena, i završni ispit sa 50 poena.
Posebne naznake za predmet	
Napomena	
Ishodi učenja	Nakon što student položi ovaj ispit, biće u mogućnosti da: 1. Navede i objasni: vrste podloga, tehnologije izrade, tehnike izrade, stepen integracije i metodologije projektovanja poluprovodničkih integrisanih kola. 2. Izvrši detaljnu analizu CMOS invertora i bilateralnog CMOS prekidača. 3. Izvrši procjenu otpornosti, kapacitivnosti i induktivnosti aktivnih i pasivnih komponenti u poluprovodničkim integrisanim tehnologijama. 4. Modeluje i analizira provodne i poluprovodne linije kao raspodjeljene RC parametre. 5. Objasni princip pobuđivanja velikih kapacitivnosti. 6. Navede i objasni dinamičke karakteristike i procijeni disipaciju snage u poluprovodničkim integrisanim kolima. 7. Izvrši sintezu digitalnih elektronskih kola koja obavljaju logičke operacije. 8. Izvrši DC, AC i vremensku analizu elektronskih kola koristeći simulator.